

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-124922

(43)Date of publication of application : 28.04.2000

(51)Int.Cl.

H04L 12/40

(21)Application number : 10-291712

(71)Applicant : FUJI XEROX CO LTD

(22)Date of filing : 14.10.1998

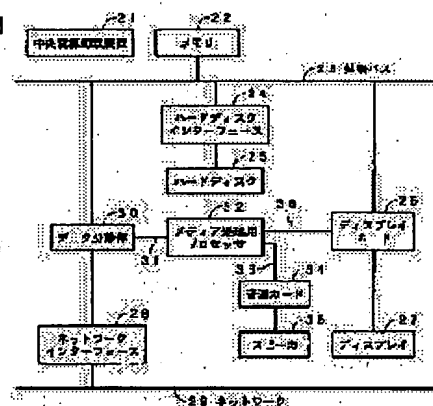
(72)Inventor : IKEDA HITOSHI
SHOTANI TOMOYUKI
KATO SUKEJI
KITAMURA ATSUSHI
HASHIMOTO TAKAYOSHI

(54) INFORMATION PROCESSOR

(57)Abstract:

PROBLEM TO BE SOLVED: To solve the problem of disabling real time processing of transmission/ reception data because of the data transfer speed of an expansion bus lower than that of a network without changing the expansion bus.

SOLUTION: This information processor is connected to a network 29 and provided with a bus 23, central processing unit 21 connected to this bus 23 and storage device 22 connected to the bus 23 and processes data from a network. A network data processing means 32 is provided for processing data from a network 29. A data discriminating and transfer means 30 discriminates first data to be stored in the storage device 22 and second data not to be stored in the storage device 22 among the data received by a network interface 28 and based on the discriminated result, the first data are transferred through the bus to the storage device 22 but the second data are transferred to the network data processing means 32 without interposing the bus and processed.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] In the information processor which is equipped with a bus, the arithmetic and program control connected to this bus, and the store connected to said bus, and processes the data from said network while connecting with a network. The network interface means for receiving the data inputted from said network, The network-data processing means for processing the data from said network, The 1st data with the need of accumulating in said store among the data received with said network interface means, The 2nd data without the need of accumulating in said store is judged, and said 1st data is transmitted to said store through said bus based on the judgment result. Said 2nd data The information processor characterized by having data judging and the transfer means of transmitting to said network-data processing means, without minding said bus, and a data output means for outputting the data processed with said network-data processing means.

[Claim 2] In the information processor which sends out the data which equipped with and processed a bus, the arithmetic and program control connected to this bus, and the store connected to said bus while connecting with the network to said network An external data input means to input the data from the outside, and an external data-processing means to receive the data inputted from said external data input means through said bus and said store, and to process them, The data which it is processed with said external data-processing means, and are sent out to said network, A data multiplexing means to multiplex the data sent out to said network from said arithmetic and program control or said store, The information processor characterized by having a network interface means to send out the data multiplexed by said data multiplexing means to said network.

[Claim 3] The arithmetic and program control connected to a bus and this bus while connecting with the network, In the information processor which is equipped with the store connected to said bus, and processes the data from said network, and sends out the processed data to said network The network interface means for sending out said processed data to said network, while receiving the data inputted from said network, The network-data processing means for processing the data from said network, The 1st data with the need of accumulating in said store among the data received with said network interface means, The 2nd data without the need of accumulating in said store is judged, and said 1st data is transmitted to said store through said bus based on the judgment result. Said 2nd data Data judging and the transfer means of transmitting to said network-data processing means, without minding said bus, The data output means for outputting the data processed with said network-data processing means, An external data input means to input the data from the outside, and an external data-processing means to receive the data inputted from said external data input means through said bus and said store, and to process them, The data which it is processed with said external data-processing means, and are sent out to said network, The information processor characterized by having multiplexed the data sent out to said network from said arithmetic and program control or said store, and having a data multiplexing means to transmit to said network interface means.

[Claim 4] The information processor according to claim 3 characterized by having data separation / multiplexing means which served both as said data judging and the transfer means, and said data multiplexing means.

[Claim 5] Said network-data processing means is an information processor according to claim 3 characterized by serving as said external data-processing means.

[Claim 6] While having two or more said network-data processing means, said data judging and a transfer means When it judges with data without the need of accumulating in said store about the data inputted from said network By judging the attribute of the data concerned, dissociate for every attribute and it transmits to said two or more network-data processing means for every separated data. The information processor according to claim 3 or 4 characterized by for said two or more network-data processing means distributing, and processing data.

[Claim 7] They are claim 1 characterized by the processing which the data without the need of accumulating in said store are voice data, and said network-data processing means performs containing the electroacoustic transducer with which said data output means carries out sound output based on the sound signal from said network-data processing means including decryption processing of said voice data, or an information processor according to claim 3 to 6.

[Claim 8] The data without the need of accumulating in said store are claim 1 characterized by the processing which is image data and said network-data processing means performs outputting the image according [said data output means] to the picture signal from said network-data processing means to a display including decryption processing of said image data, or an information processor according to claim 3 to 6.

[Claim 9] They are claim 1 characterized by the processing which the data without said need of accumulating are print data, and said network-data processing means performs outputting to a printer the data by which said data output means was processed with said network-data processing means including rasterizing processing or color transform processing, or an information processor according to claim 3 to 6.

[Claim 10] Said external data input means is an information processor according to claim 2 to 6 characterized by the processing which the data without said need of accumulating are voice data, and said external data-processing means performs receiving said voice data from a sound electric transducer or external storage including coding processing of said voice data.

[Claim 11] Said external data-processing means is an information processor according to claim 2 to 6 characterized by for the data without said need of accumulating being image data, and said external data input means receiving said image data from a picture input device or external storage including coding processing of image data.

[Claim 12] Said external data input means is an information processor according to claim 2 to 6 which the data without said need of accumulating are print data, and is characterized by said external data-processing means inputting said print data from a scanner, a camera, or external storage including rasterizing processing or color transform processing.

[Claim 13] Said data multiplexing means is an information processor according to claim 2 or 3 characterized by carrying out multiplex control so that priority may be given to data without the need of accumulating in said store over data with the need of accumulating in said store and they may be sent out to said network.

[Claim 14] Said data multiplexing means is an information processor according to claim 2 or 3 characterized by carrying out multiplex control so that priority may be given to the data of the attribute which determined the priority for every attribute of data and was determined that a priority is high about two or more data without the need of accumulating in said store and it may send out.

[Claim 15] The data by which said data multiplexing means was processed with said external data-processing means, The data sent out to a network from said arithmetic and program control or said store wavelength many weights, said data judging, and a transfer means Wavelength separation of said multiplexing data which were received from said network and by which wavelength multiplexing was carried out is carried out. With the separated wavelength The information processor according to claim 3 to 6 characterized by judging whether it is data with the need of accumulating in said store, or it is data

without the need of accumulating in said store.

[Claim 16] The data by which said data multiplexing means was processed with said external data-processing means, It carries out frequency multiplex [of the data sent out to a network from said arithmetic and program control or said store]. Said data judging and a transfer means The information processor according to claim 3 to 6 which carries out frequency separation of said multiplexing data by which frequency multiplex was carried out, and is characterized by judging whether it is data with the need of accumulating in said store with the separated frequency, or it is data without the need of accumulating in said store.

[Claim 17] The data by which said data multiplexing means was processed with said external data-processing means, Time Division Multiplexing of the data sent out to a network from said arithmetic and program control or said store is carried out. Said data judging and a transfer means Said multiplexing data by which Time Division Multiplexing was carried out are separated for every time slot. The information processor according to claim 3 to 6 characterized by judging whether it is data with the separated need of accumulating in said store for every time slot, or it is data without the need of accumulating in said store.

[Claim 18] A register means by which, as for said data judging and the transfer means, the control procedure was written in, The control means which controls initiation of processing etc. to said network-data processing means, When a preparation and data without the need of accumulating in said store from said network are inputted Based on the control procedure written in said register means, arrival of data and initiation of processing are notified to said network-data processing means. The information processor according to claim 1 or 3 characterized by enabling it to perform processing independently with said arithmetic and program control with said network-data processing means.

[Claim 19] A register means by which, as for said external data-processing means, the control procedure was written in, The control means which controls initiation of processing etc. when data are inputted from said external data input means, When external data are inputted to a preparation and said external data input means The information processor according to claim 2 or 3 characterized by sending out the data which started processing of data independently with said arithmetic and program control, and were processed to said data multiplexing means based on the control procedure written in said register means.

[Claim 20] 1st buffer means by which said data judging and a transfer means memorize the data from said network temporarily, The buffer memory control means which performs control of read-out and writing to the address of the arbitration of said 1st buffer means, The data transfer control means which performs data transfer of ** between said 1st buffer means and said stores between said 1st buffer means and said network-data processing means between said network and said 1st buffer means, Information on whether it is data without the need that the data from said network are accumulated in said store; when judged with it being data without the need that the data from said network are accumulated in said store, in order to judge the attribute of these data At least one comparison data for comparing with some input data temporarily memorized by said first buffer means; At least one comparison data address and; which give the address of the data used as the candidate for a comparison to said buffer memory control means In the case of data without the need that the data inputted from the network are accumulated in said store A register means to memorize at least one transfer starting address which shows from which address of said 1st buffer means sending out is started for said network-data processing means, and; At least one comparison means to compare said comparison data memorized by said register means with the data taken out from said 1st buffer means using said comparison data address memorized by said register means, The information processor according to claim 1 or 3 characterized by preparation *****.

[Claim 21] Said data multiplexing means and a network interface means The 2nd buffer means which memorizes temporarily the data processed with said external data-processing means, and the data sent out to a network from said arithmetic and program control or said store, The buffer memory control

means which performs control of read-out and writing to the address of the arbitration of said 2nd buffer means, Between between said network and said 2nd buffer means, said 2nd buffer means, and said external data-processing means; And the data transfer control means which performs data transfer of ** between said 2nd buffer means and said arithmetic and program control, or said stores, When it sends out the data processed with said external data-processing means to said network, in order to perform writing from the address of the arbitration of said 2nd buffer means The information processor according to claim 2 or 3 characterized by having a register means to memorize the data which write in from the write-in starting address given to said buffer memory control means and the head of said 2nd buffer means, and are written in the part to a starting address

[Translation done.]

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention is applied when performing communication by multimedia through a network at many points, and it relates to a suitable information processor.

[0002]

[Description of the Prior Art] The informational efficient activity is achieved by transfer of the information between many information processing terminals connected to the network in today's information society. The number of the information processing terminals by which PC (personal computer) used as an information processing terminal connected to this network is connected to a network by having been low-cost-ized by development of semiconductor technology increased by leaps and bounds.

[0003] For this reason, fast transfer is demanded also of the network. Moreover, the demand that he wants to transmit and print out a high-definition static image at a high speed to the printer connected to the network is also increasing. Furthermore, the demand that he wants to aim at smooth communication with people and a man is also increasing by real-time transmission of a high-definition animation or the voice of the quality of loud sound.

[0004] As opposed to these demands, the data transfer rate of the Ethernet mainly used in current LAN is accelerated from 10Mbps(es) (bit per second) of the beginning to 100Mbps(es), and development of the hub, the switch, or the interface for PC based on a line crack and this in a standardization of the Gigabit Ethernet specification which can further realize the highest data transfer rate of 1Gbps, i.e., the transfer rate of 125 M byte/s, is performed in IEEE802.3 subcommittee. Moreover, the still more nearly high-speed transfer rate is going to be realized by optical-cable-izing of a transmission medium, and light wave length redundancy technics in the near future.

[0005] On the other hand, the conventional PC used as an information processing terminal of voice or an image has composition as shown in drawing 23 . In drawing 23 , 1 is arithmetic and program control (CPU), 2 is memory (store), and it connects mutually through the expansion bus 3.

[0006] Although the ISA Bus whose data transfer rates are 8 M bytes/about s has been used as an expansion bus 3 before, the PCI bus of 133 M byte/s is used [32 bit width of face and the highest clock frequency] for 33MHz and the highest data transfer rate now for more nearly high-speed transfer rate implementation. Since it is a standard expansion bus, this PCI bus is designed so that various peripheral devices can connect with a PCI bus through the hard disk interface 4, the audio interface 5, a printer interface 6, a graphical interface 7, a network interface 8, etc.

[0007] That is, in the example of drawing, a hard disk 10 is connected to an expansion bus 3 through the hard disk interface 4, a microphone 11 and a loudspeaker 12 are connected to it through the audio interface 5, a printer 13 is connected to it through a printer interface 6, a video camera 14 and a display 15 are connected to it through a graphical interface 7, and the network 9 is further connected to it through the network interface 8.

[0008] Application software or data files, such as an operating system and a word processor, etc. are accumulated in the hard disk 10, and when used, these are read with the hard disk interface 4, and are accumulated in memory 2 via an expansion bus 3. Arithmetic and program control 1 processes based on the data stored in memory 2.

[0009] In such an information processing terminal a printer interface 6 and a printer 13 For example, resolution 1200DPI (Dot Per Inch), In color-print out with 256 gradation, have a throughput with per minute 80 possible sheets, print data are sent through a network 9, and this is set to a printer. 13. A4 size and each RGB — If the case where per minute 80 sheets are printed out is considered on real time, the data transfer rate needed for a network 8 and an expansion bus 3 will serve as about 560 M byte/s and 1120 M byte/s, respectively.

[0010] The data sent through a network 9 are received by the network interface 8, and these received data are once accumulated in memory 2 via an expansion bus 3. Since the stored data are again sent to a printer 13 through an expansion bus 3 and a printer interface 6, the transfer rate needed for an expansion bus 3 becomes that [twice / about] of a network 9.

[0011] Since this need transfer rate is Gigabit Ethernet and more than the highest data transfer rate of a PCI bus, a network 9 and an expansion bus 3 serve as a bottleneck, and it becomes impossible to carry out print-out of per minute 80 sheets to real time.

[0012] To the problem from which such a transmission line of data serves as a bottleneck of processing, the approach of making the amount of data small is learned by encoding transfer data conventionally. For example, the MPEG method as a method for carrying out compression coding of the JPEG method as a method for carrying out compression coding of the JBIG method as a method for carrying out compression coding of the binary still picture and the still picture of a color and the animation etc. considers as the coding method which makes the amount of data small, and it is known well.

[0013] The example of a configuration of PC for information processing terminals which applied these coding / decryption equipments is shown in drawing 24 . Namely, as for PC for information processing terminals of this drawing 24 , in addition to the block of the example of a configuration of drawing 23 , coding / decryption equipment 16 is formed between a printer interface 6 and a printer 13.

[0014] In the example of this drawing 24 , the encoded image data which has been sent through a network 9 is received by the network interface 8, and received data are once accumulated in memory 2 via an expansion bus 3.

[0015] A printer interface 6 reads the encoded image data which is accumulated in memory 2 via an expansion bus 3, and sends this data to coding / decryption equipment 16. With coding / decryption equipment 16, decryption processing of the encoded image data is performed and the decrypted image data is outputted to a printer 13.

[0016] Supposing the amount of data is compressed into one eighth by coding / decryption equipment 16, the data transfer rate needed for the network 9 and expansion bus 3 in the information processing terminal shown in drawing 24 will serve as 70 M byte/s and 140 M byte/s, respectively. Therefore, although the need transfer rate of a network 16 can be filled by Gigabit Ethernet, the need transfer rate

of an expansion bus 3 cannot be filled with a PCI bus. For this reason, it is impossible for an expansion bus 3 to serve as a bottleneck and to carry out print-out of per minute 80 sheets to real time.

[0017] The same thing may happen also in the multi-point conference system by voice and video. The example of a configuration of PC for information processing terminals which applied voice and coding / decryption equipment for videos is shown in drawing 25 .

[0018] In drawing 25 , 17 is coding / decryption equipment for voice, and is prepared between the audio interface 5, and a microphone 11 and a loudspeaker 12. Moreover, 18 is coding / decryption equipment for videos, and is prepared between the video interface 6, and a video camera 1 and a display 15.

[0019] The actuation at the time of transmission of voice data and a video data is as follows. First, the sound signal inputted from the microphone 11 is encoded with coding / decryption equipment 17, and this encoded data is written in memory 2 via the audio interface 5 and an expansion bus 3. And a network interface 8 reads the encoded voice data which is accumulated in memory 2, and outputs it to a network 9.

[0020] Similarly the video signal inputted from the video camera 14 is encoded with coding / decryption equipment 18 for videos, and this encoded video data is written in memory 2 via a graphical interface 7 and an expansion bus 3. And a network interface 8 reads the encoded video data which is accumulated in memory 2, and outputs it to a network 9.

[0021] Next, the time of reception of voice data and a video data is explained. The voice data and the video data which have been sent through a network 9 and which were encoded are received by the network interface 9. The received data are once accumulated in memory 2 via an expansion bus 3, respectively. The audio interface 5 and a graphical interface 7 read the voice data and the video data which are accumulated in memory 2, respectively and which were encoded, and send these data to coding / decryption equipments 17 and 18, respectively. With coding / decryption equipments 17 and 18, encoded decryption processing of voice data and a video data is performed, the decrypted sound signal is outputted to a loudspeaker 12, and the decrypted video signal is outputted to a display 15.

[0022] The above is the data flow at the time of the voice and video conferencing of 1 to 1. In holding a multi-point meeting to distribution of the voice and the video data to many points using the so-called multicast, as shown in drawing 26 , all the information processing terminals 19A-19N that participate in a meeting transmit data by the multicast, respectively.

[0023] For this reason, each information processing terminals 19A-19N will process by receiving all the transmit data from other than oneself. Therefore, the amount of received data from the network 9 in one information processing terminal will increase in proportion to the participating number like the twice (N-1) of the amount of received data at the time of 1 to 1.

[0024] Also in the example shown in drawing 26 , since the transfer rate needed for an expansion bus 3 is that [twice / about] of a network 9, the number of information processing terminals in which the coincidence participation to voice and video conferencing is possible will be restricted by the transfer rate of an expansion bus.

[0025] As an approach of solving the above problems, how to make the transfer rate of an expansion bus 3 twice [more than] the transfer rate of a network 9 can be considered. The technique to which the technique of having two or more expansion buses as the 1st technique makes the transfer rate of the expansion bus itself a high speed as the 2nd technique as technique for this can be considered.

[0026] The configuration of the conventional example which enforced the 1st technique is indicated by the JP,8-37539,A official report. In this conventional example, as shown in drawing 27 , while getting down with the uphill direction and preparing two digital data transmission-line 9UP(s) of a direction, and 9DW, the information communication terminal 19 has signal transmitting section 19TX and signal receive section 19RX, and signal transmitting section 19TX has composition which uphill direction transmission-line 9UP and signal receive section 19RX get down, and is connected to direction transmission-line 9DW, respectively.

[0027] While the idea of a configuration of being shown in this drawing 27 is extended and it has two

digital transmission ways 3A and 3B, i.e., two expansion buses, the configuration of PC for information processing terminals in the case of having two signal sender and receivers 8A and 8B for connecting with a network 9, i.e., network interfaces, becomes like drawing 28.

[0028] In the configuration of this drawing 28, the sound signal into which it was inputted from the microphone 11 at the time of transmission of voice data and a video data is written in memory 2 via the audio interface 5 and expansion bus 3A, or 3B. With arithmetic and program control 1, one voice data written in memory 2 is divided into two voice data, and is again written in memory 2.

[0029] Network interfaces 8A and 8B read the divided voice data which is accumulated in memory 2 via expansion buses 3A and 3B, respectively, and output it to a network 9.

[0030] The video data inputted from the video camera 14 is similarly outputted to a network 9. It is received by network interfaces 8A and 8B, respectively, and the voice data and the video data to which it has been sent through a network 9 at the time of reception of voice data and a video data and which are divided are accumulated while it had been once divided into memory 2 through expansion buses 3A and 3B, respectively. And the data stored in memory 2 while it had been divided are reconstructed by one data with arithmetic and program control 1, and are again stored in memory 2.

[0031] The audio interface 5 and a graphical interface 7 read the voice data and the video data which are accumulated in memory 2, respectively and which were reconstructed by one via expansion bus 3A or 3B, and output these data to a loudspeaker 12 and a display 15, respectively.

[0032] However, in processing like drawing 27 and drawing 28, it compares with the case of a configuration of that drawing 23 the number of expansion buses was [drawing 23] one – drawing 25 showed, and there is a trouble that processing of reconstruction of data in which the data in the inside of memory 2 were divided and divided is newly needed.

[0033] Moreover, when it is made a configuration like drawing 28, since it becomes twice the configuration of the conventional example shown by drawing 23 – drawing 25 and network interfaces 8A and 8B operate independently, the probability of the collision at the time of transmission becomes high, and the number of the network interfaces connected to one network has the trouble that a network transfer rate falls.

[0034] As a conventional example of the 2nd technique, the specification of the PCI bus of 64-bit width of face or a PCI bus with a highest clock frequency of 66MHz is mentioned. When the width of face of a PCI bus is extended to 64 bits from 32 bits currently used as a criterion with the present PC, the highest transfer rate can be doubled. Moreover, the highest transfer rate can be doubled by setting the highest clock frequency to 66MHz for the bit width of face of a bus from the present 33MHz as it is.

[0035] However, when expanding bus width of face, the buffer for data bus width-of-face increments, a bonding pad and a terminal, and the bonding pad for power-source strengthening and terminal for the cure against malfunction of LSI by the coincidence switching noise of an output driver are needed for LSI for bus interfaces. For this reason, the chip size of LSI becomes large and there is a trouble that LSI cost will rise.

[0036] On the other hand, when the clock frequency of an expansion bus is raised, a buffer with a quick switching speed will be used for the output driver of LSI for bus interfaces. Since such a buffer drives a high current, a noise electrical potential difference becomes large. For this reason, since the bonding pad for power-source strengthening and a terminal are needed for the cure against malfunction of LSI by the coincidence switching noise of an output driver, there is a trouble that the cost of LSI will rise.

[0037] Moreover, since said 1st or 2nd technique becomes that in which an extended bus interface differs from the existing PC, there is a trouble of it becoming impossible to use PC or various interfaces for expansion buses which were introduced until now.

[0038]

[Problem(s) to be Solved by the Invention] As stated above, when the input data from the case where the video data and voice data which were received from the network with the information processing terminal of the conventional example are outputted to real time at image output units and loudspeakers,

such as a printer and a display, image input devices, such as a video camera, or a microphone was outputted to a network, since the data transfer rate of an expansion bus was slow compared with a network, there was a trouble that processing of all transmitted and received datas became impossible. [0039] If the data transfer rate of an expansion bus is accelerated for this trouble solution, the cost of an extended bus interface will rise compared with the former. Moreover, since it cannot change only an expansion bus in the present PC, there is a trouble that exchange of the terminal itself is needed. [0040] Furthermore, even if it accelerates the data transfer rate of an expansion bus, with the configuration of the information processing terminal of the conventional example, arithmetic and program control and memory are used for processing of all transmitted and received datas. For this reason, between the real-time operation of a video data or voice data, and other application program processings, the share of resources (hardware), such as arithmetic and program control and memory, was needed, and there was a trouble that the real-time operation of a video data or voice data became impossible.

[0041] This invention aims at offering an easily solvable information processor, without changing an expansion bus for the trouble that the real-time operation of transmitted and received datas, such as a video data and voice data, was impossible since the data transfer rate of an expansion bus was slow, in view of the above point compared with a network.

[0042]

[Means for Solving the Problem] In order to solve the above-mentioned technical problem, the information processor by invention of claim 1 In the information processor which is equipped with a bus, the arithmetic and program control connected to this bus, and the store connected to said bus, and processes the data from said network while connecting with a network The network interface means for receiving the data inputted from said network, The network-data processing means for processing the data from said network, The 1st data with the need of accumulating in said store among the data received with said network interface means, The 2nd data without the need of accumulating in said store is judged, and said 1st data is transmitted to said store through said bus based on the judgment result. Said 2nd data It is characterized by having data judging and the transfer means of transmitting to said network-data processing means, without minding said bus, and a data output means for outputting the data processed with said network-data processing means.

[0043] Moreover, while the information processor of invention of claim 2 is connected to a network In the information processor which sends out the data which equipped with and processed a bus, the arithmetic and program control connected to this bus, and the store connected to said bus to said network An external data input means to input the data from the outside, and an external data-processing means to receive the data inputted from said external data input means through said bus and said store, and to process them, The data which it is processed with said external data-processing means, and are sent out to said network, A data multiplexing means to multiplex the data sent out to said network from said arithmetic and program control or said store, It is characterized by having a network interface means to send out the data multiplexed by said data multiplexing means to said network.

[0044] Moreover, while the information processor of invention of claim 3 is connected to a network It has a bus, the arithmetic and program control connected to this bus, and the storage connected to said bus. While receiving the data inputted from said network in the information processor which sends out the data which processed and processed the data from said network to said network The network interface means for sending out said processed data to said network, The network-data processing means for processing the data from said network, The 1st data with the need of accumulating in said store among the data which won popularity with said network interface means, The 2nd data without the need of accumulating in said store is judged, and said 1st data is transmitted to said store through said bus based on the judgment result. Said 2nd data Data judging and the transfer means of transmitting to said network-data processing means, without minding said bus, The data output means for outputting

the data processed with said network-data processing means, An external data input means to input the data from the outside, and an external data-processing means to receive the data inputted from said external data input means through said bus and said store, and to process them, The data which it is processed with said external data-processing means, and are sent out to said network, It is characterized by having multiplexed the data sent out to said network from said arithmetic and program control or said store, and having a data multiplexing means to transmit to said network interface means. [0045]

[Function] In the information processor of invention of claim 1 constituted as mentioned above, the data judged as the data which received from the network through the network interface means judging and accumulating whether it is data which need to be stored in a store are stored in a store through a bus with a data judging and a transfer means.

[0046] The data judged that do not need to accumulate on the other hand are directly transmitted to a network-data processing means, without leading a bus. And a network-data processing means processes the data which won popularity, and it is made to output the data after the processing to a data output means.

[0047] For example, when the data which do not need to be stored in a store are voice data and a video data, without being accumulated in a store, for example, decryption processing is performed by the network-data processing means, and these voice data and video datas are outputted by the data output means. Therefore, a real-time operation becomes possible about these voice data and video datas, without changing a bus, even if the data transfer rate of a bus is slow.

[0048] Moreover, in the information processor of invention of claim 2 of the above configurations, without external input data, such as a microphone, a video camera, voice data from external data input means, such as a printer, and image data, once being memorized by the store, an external data-processing means is supplied, for example, processing of coding processing etc. is performed, for example.

[0049] And a store once memorizes, and in a data multiplexing means, the data processed with arithmetic and program control and the data processed with the external data-processing means are multiplexed, and are sent out to a network through a network interface means.

[0050] According to the information processor by invention of this claim 2, like voice data or a video data therefore, the data which need real-time high-speed processing Since it will be processed by the external data-processing means of dedication, and will be sent out to a network and storage does not need to memorize through a bus for processing by arithmetic and program control. A real-time operation becomes possible about these voice data and video datas, without changing a bus, even if the data transfer rate of a bus is slow.

[0051] Moreover, since it doubles and has the configuration of claim 1 and claim 2 which were mentioned above according to the information processor by invention of claim 3, the operation effectiveness of claim 1 mentioned above and the operation effectiveness of claim 2 are acquired.

[0052]

[Embodiment of the Invention] Hereafter, the gestalt of some operations of the information processor by this invention is explained to a detail, referring to a drawing.

[0053] [Gestalt of the 1st operation] drawing 1 does not show the block diagram of the example of a configuration of the gestalt of operation of the 1st of the information processor by this invention, and the gestalt of operation of this drawing 1 shows the configuration at the time of enabling it to mainly process, without minding an expansion bus, the data, for example, the multimedia data, of pinpointing of the received data from a network.

[0054] Connecting to an expansion bus 23 has arithmetic and program control (CPU) 21 and the same memory (store) 22 in the conventional example mentioned above. Moreover, the hard disk 25 is connected to the expansion bus 23 through the hard disk interface 24. Moreover, the display 27 is connected to the expansion bus 23 through the display card 26 which plays a role of a display interface.

[0055] The minimum component of a common personal computer is made with actuation input means, such as arithmetic and program control 21, memory 22, an expansion bus 23, the hard disk interface 24, a hard disk 25, a display card 26, a display 27 and a keyboard that is not illustrated, and a mouse.

Applications, such as a word processor, can be performed with these minimum components.

[0056] And with the gestalt of this 1st operation, the network interface 28 for I/O of the data to a network 29 is connected to the expansion bus 23 through the data separation section 30.

[0057] multimedia data, such as data which in the case of this example networks 29 are networks, such as Ethernet, and are used with application, and voice data, image data, etc. — a packet — it is-izing and transmitted. A network 29 may not be restricted to Ethernet and an ISDN circuit is sufficient as it at a token-sharing network, an ATM network, and a pan. To data transfer, various protocols, such as IP and IPX, are available.

[0058] A network interface 28 passes the packet of addressing to a terminal of it to reception and the data separation section 30 with the gestalt of this 1st operation from the packet which flows a network 29. Moreover, the data received from the data separation section 30 are sent out to a network 29.

[0059] The data separation section 30 corresponds to a data judging and a transfer means, and is connected also to the processor 32 for media processing through the bus 31 for real-time data. And this data separation section 30 separates the packet of the specific class transmitted from the specific address among the packets received from the network interface 28, and the other packet in this example. And the former transmits the latter to memory 22 through an expansion bus 23 among the packets which separated the data separation section 30 at the processor 32 for media processing through the bus 31 for real-time data, respectively.

[0060] In the case of this example, the data separation section 30 separates the data packet of the dynamic image by which compression coding was carried out, and voice from the data received from the network 29, and sends the data of delivery and others to memory 22 through an expansion bus 23 at the processor 32 for media processing. Moreover, the data separation section 30 also performs processing which delivers the data from an expansion bus 23 to a network interface 28 as it is.

[0061] The processor 32 for media processing corresponds to a network-data processing means, consists of arithmetic units which had the arithmetic unit of a large number in which juxtaposition actuation is possible in the interior and in which program actuation is possible, and can perform an image processing, and coding and decryption processing at a high speed. And the processor 32 for media processing can perform various processings, and it is constituted from an example of the gestalt of this 1st operation by description by the program so that voice data with which the encoded dynamic-image data were decoded and encoded can be decoded by time sharing.

[0062] And the dynamic-image data which are decrypted by the processor 32 for media processing, and are obtained are supplied to a display card 26, and the voice data which is decoded and is obtained is supplied to a sound card 34.

[0063] A display card 26 overlays the indicative data from arithmetic and program control 21, and the dynamic-image data decoded by the processor 32 for media processing, and displays them on a display 27. A sound card 34 carries out D/A conversion of the voice data decoded by the processor 32 for media processing, and outputs it to a loudspeaker 35.

[0064] Next, actuation of the gestalt of this 1st operation is explained. First, the data saved using applications, such as a word processor, are processed, and the actuation which saves the processed data again is explained.

[0065] An application program is saved at a hard disk 25, is transmitted to memory 22 from a hard disk 25 at the time of activation, and is performed with arithmetic and program control 21. The data processed are saved at the hard disk 25, and after being transmitted to memory 22, they are processed by the application program. The processed data are again saved by directions of a user at a hard disk 25. Moreover, an application program offers a graphical user interface by displaying an image on a display 27 through a display card 26.

[0066] Next, the actuation which transmits the data saved using the file transfer program etc. to other computers via a network 29 is explained.

[0067] As a transfer protocol, TCP (Transmission Control Protocol) is used as IP (Internet Protocol) and a transport protocol, for example as an internetwork protocol. The data which should be transmitted are saved at the hard disk 25, and are read to memory 22 by the file transfer program. A file transfer program delivers the read data to the network program in an operating system.

[0068] A network program divides data into suitable die length, and after it adds and packet-izes an Ethernet header as shown in drawing 2 , IP header, and a TCP header, it transmits them to the data separation section 30 through an expansion bus 23. The data separation section 30 passes the received packet to a network interface 28 as it is. A network interface 28 changes a packet into an Ethernet frame, and sends it out to a network 29.

[0069] Next, the actuation in the case of receiving data from other computers is explained via a network 29 using the block diagram of drawing 1 , and the flow chart of drawing 5 .

[0070] First, a network interface 28 passes the Ethernet frame addressed to itself to reception and the data separation section 30 from a network 29 (step S1 of drawing 5). Subsequent actuation is divided, when the data to receive are data with the need of saving at stores, such as memory 22 or a hard disk 25, and when there is no need of saving.

[0071] The example of the gestalt of this operation explains the case where the data from other computers are saved via a network about the former at reception and a hard disk 25, for example using a file transfer program etc., and explains the case where the playback output of the dynamic image and voice which were transmitted from other computers, for example via the network about the latter is carried out on real time.

[0072] As for example, an internetwork protocol, as IP (Internet Protocol) and a transport protocol, TCP (Transmission Control Protocol) is used and the data with the need of saving at a store are transmitted.

[0073] Moreover, as for the data without the need of saving at a store, UDP (User Datagram Protocol) is used as IP (Internet Protocol) and a transport protocol as for example, an internetwork protocol, and data are transmitted as a RTP (Real Time Protocol) message in UDP datagram.

[0074] In this case, the port number which dynamic-image data and voice data use is decided beforehand. The data packet of data with the need of saving at a store is the format shown in drawing 2 , and the data packet without the need of saving at a store is the format shown in drawing 3 , and is inputted, respectively.

[0075] In the data separation section 30, it judges whether it is data without the need of memorizing to stores, such as memory 22 and a hard disk 25, by comparing the value of the header of a packet with the value set as this data separation section 30 beforehand (steps S2 and S3, S4).

[0076] The value of the type field 41 (refer to drawing 2 and drawing 3) of an Ethernet header by being 86DD (it being indicated as 0 x86DD) of a hexadecimal specifically The value of the header [degree] field 42 (refer to drawing 2 and drawing 3) of IP header that it is IP protocol by being 0x17 by judging (step S2) It judges that the values of the transmitting agency port field 43.(refer to drawing 3) of an UDP header are a video data and voice data by being the value decided beforehand by judging that it is an UDP protocol (step S3) (step S4).

[0077] In addition, a setup of the value of the packet header to the data separation section 30 is beforehand performed by arithmetic and program control 21.

[0078] In the data separation section 30, it judges with the data which do not have the need of saving data at stores, such as memory 22 or a hard disk 25, when the above values of the received header of a packet which should be compared are in agreement with a compound value, and when not in agreement, it judges with data with the need of saving data at stores, such as memory 22 or a hard disk 25.

[0079] The DMA transfer of the data judged to be data with the need of saving at a store is carried out to memory 22 through an expansion bus 23 from the data separation section 30, and having received data from the network 29 by interruption is notified to arithmetic and program control 21 from the data

separation section 30 at coincidence (step S5).

[0080] With network software, the arithmetic and program control 21 which received the notice by this interruption reads data from memory 22, interprets the header of a packet (step S6), and delivers data to application (step S7). In this example, a file transfer program is won popularity and passed and it is saved at a hard disk 25 (step S8).

[0081] The data judged to be data which, on the other hand, do not have the need of saving at a store are sent to the processor 32 for media processing through the bus 31 for real time (step S9). At this time, an Ethernet header, IP header, and an UDP header are deleted, and only a RTP message is sent to the processor 32 for media processing. A format of a RTP message is shown in drawing 4.

[0082] Decode of the dynamic-image data in the processor 32 for media processing and decode of voice data are performed by time sharing, and the scheduling is performed according to the value of the time-of-day mark field 45 of a RTP header. The processor 32 for media processing is decrypted after it saves the value of the time-of-day mark field 45 of a RTP header at a buffer when having not continued till the time of day which should be reproduced as compared with current time of day (step S10) (step S11), and waiting till the time of day which should be reproduced. The data is canceled when the data which passed over the time of day which should be reproduced on the other hand are received (step S12).

[0083] Moreover, it is carried out by decode of voice data having priority, for example by the dynamic-image data in the processor 32 for media processing, and decode of voice data.

[0084] And as for the processor 32 for media processing, the class of data distinguishes a dynamic image or voice by the payload type field 44 of a RTP header (step S13). If this value is "34" of a decimal number, as for data, it turns out that it is dynamic-image data encoded by international standards H.263, and the processor 32 for media processing decrypts dynamic-image data (step S14), it turns out that it is the voice data encoded by international standards G.722 if it is "9" of a decimal number, and the processor 32 for media processing performs decryption processing of voice data (step S15).

[0085] The decoded dynamic-image data are supplied to a display card 26 through the video outlet bus 36, are overlaid from arithmetic and program control 21 to an indicative data, and are displayed on a display 27 (step S16). In addition, you may display directly on a display with a separate display 27, without minding a display card 26.

[0086] Moreover, after D/A conversion of the decoded voice data is supplied and carried out to a sound card 34 through the voice output bus 33, the voice output of it is carried out from a loudspeaker 35 (step S17). A head set is formed instead of a loudspeaker and you may make it output from the head set.

[0087] It sets in the gestalt of this 1st operation as mentioned above. Dynamic-image data and voice data among the data received through a network 29 Without dissociating in the data separation section 30 and accumulating in memory 22 through an expansion bus 23, transmit to the processor 32 for media processing directly, and decode processing is carried out by this processor for media processing. Even if there is only a dynamic-image output or capacity of a data transfer rate for an expansion bus 23 to be unable to respond to real-time operations, such as these dynamic-images data and voice data, since it was made to carry out a voice output A dynamic image and a voice output can be carried out on real time, without changing this bus 23.

[0088] In addition, although all the data without the need of accumulating in memory 22 are transmitted to the processor 32 for media processing through the bus 31 for real-time data and he is trying to process it by this processor 32 for media processing with the gestalt of this 1st operation, some data of the data without the need of saving in memory 22 may be transmitted through an expansion bus 23, and may be processed with arithmetic and program control 21.

[0089] Moreover, although the transfer protocol was made to perform separation of a packet in the above explanation, as the separation approach of a packet, you may be the approach of separation not only by a transfer protocol but the specific transmitting person, the separation by the class of data, and what kind of separation by such combination.

[0090] Moreover, as data separated, you may be dynamic-image data and not only voice data but still

picture data, and three-dimension graphical data, and may be the print data for printer outputs, such as PostScript and PDF, etc. In those cases, the processor 32 for media processing processes a decryption of a still picture, the rendering of a three-dimension graphic, rasterizing processing of the print data for printers, color transform processing, etc., respectively.

[0091] Moreover, as a data output means, you may be a display, not only a loudspeaker, etc. but a printer, and may be the terminal which outputs a video data and voice data to a display or a loudspeaker further.

[0092] [Gestalt of the 2nd operation] drawing 6 is the block diagram of the example of a configuration of the gestalt of operation of the 2nd of the information processor by this invention. The point that the 2nd configuration of the gestalt of operation differs from the configuration of the gestalt of the 1st operation of the above-mentioned is a point which can be equipped with two or more processors for media processing, and can be performed by distributing a decryption of two or more dynamic-image data, and a decryption of two or more voice data.

[0093] In the example of drawing 6, three processors 32A, 32B, and 32C for media processing are connected and formed to the data separation section 30 through the bus 31 for real-time data. And processor 32A for media processing of them is constituted so that dynamic-image data and voice data can be decrypted, and the output side is connected to both the image output bus 36 and the voice output bus 34. The output side of other two processors 32B and 32C for media processing is connected only to the bus 36 for an image output.

[0094] In addition to the judgment of being data without the need of saving at stores, such as memory 22 or a hard disk 25, data judge the judgment of dynamic-image data or voice data, and the data from which transmitting person, and the data separation section 30 in the case of the gestalt of this 2nd operation distributes and transmits data to two or more processors 32A, 32B, and 32C for media processing.

[0095] In the gestalt of this 2nd operation, the processing actuation when receiving data without the need of saving at a store from a network 29 is explained using the flow chart of drawing 7. Since the processing actuation in the gestalt of the 2nd operation is the same about the part to step S1-S4-S8 of the flow chart of drawing 5 shown as processing actuation about the gestalt of the 1st operation, drawing 7 shows the step part or subsequent ones connected with step S4.

[0096] That is, in the gestalt of this 2nd operation, as shown in drawing 7, the class of data distinguishes dynamic-image data and voice data with the value of the payload type field 44 (refer to drawing 4) of a RTP header. If the value of this field 44 is "34" of a decimal number, data are dynamic-image data encoded by international standards H.263, and if it is "9" of a decimal number, it turns out that it is the voice data encoded by international standards G.722.

[0097] In the case of voice data, it is sent to 1st processor 32A for media processing (step S22), and a voice decryption is carried out (step S23). When voice data has been sent by two or more transmitting persons, after passing through the processing which mixes the decrypted voice, D/A conversion is carried out with a sound card 34, and it is outputted from a loudspeaker 35 (step S24).

[0098] On the other hand, according to the value of the synchronous transmitting former identifier field 46 (refer to drawing 4) of a RTP header, in the case of dynamic-image data, it is transmitted for every transmitting agency to either 1st processor 32 for media processing A, 2nd processor 32 for media processing B and 3rd processor 32C for media processing (step S 26A, 26B, 26C), and it is decrypted independently (step S 27A, 27B, 27C).

[0099] And the decrypted image data is transmitted to asynchronous at a display card 26, is overlaid from arithmetic and program control 21 to an indicative data, and is displayed on a display 27 (step S 28A, 28B, 28C).

[0100] Since according to the gestalt of this 2nd operation it can transmit to the processor for media processing according to a transmitting agency, for example even if it is the case where the compression coding method about dynamic-image data changes with transmit terminals, decryption processing which

suited each compression coding method can be performed easily. Moreover, when the quantifying bit number of dynamic-image data changes with transmitting agencies, it can apply.

[0101] In addition, assignment of the processing to two or more processors for media processing is not restricted to the example explained above, and various assignment is possible for it. For example, a decryption of dynamic-image data with a high significance may be made to concentrate on one processor for media processing, and other processors for media processing may decrypt two or more dynamic-image data. Moreover, it may be made to perform a decryption not using the processor for media processing but using LSI only for decryptions. That is, not a processor but the dedication LSI can also constitute a network-data processing means.

[0102] Moreover, although two or more processors for media processing were assigned only about dynamic-image data, it is applicable similarly about voice data.

[0103] [Gestalt of the 3rd operation] drawing 8 is the block diagram of the example of a configuration of the gestalt of operation of the 3rd of the information processor by this invention. In this drawing 8, the same sign is attached about the same component as the gestalt of the 1st operation. the gestalt of the 1st operation about the function of these same components — ** — since it is the same, explanation is omitted. The gestalt of this 3rd operation is mainly an example at the time of taking into consideration sending out of the data to a network 29.

[0104] In the gestalt of this 3rd operation, it replaces with the data separation section 30, and the data multiplexing section 50 is formed. This data multiplexing section 50 is a part corresponding to the data multiplexing means in claim 2, and is connected to the network interface 28, the expansion bus 23, and the bus 31 for real-time data.

[0105] And the data multiplexing section 50 multiplexes the data packet inputted from memory 22 through the expansion bus 23, and the data transmitted from the processor 32 for media processing through the bus 31 for real-time data, and delivers them to a network interface 28. As the approach of multiplexing, time-division multiplexing is used, for example.

[0106] The data multiplexing section 50 sends out preferentially the data transmitted from the processor 32 for media processing through the bus 31 for real-time data to a network interface 28, when both data transfer competes at the time of multiplexing. With the gestalt of this operation, the data transmitted from the processor 32 for media processing through the bus 31 for real-time data are the packet of the dynamic-image data by which compression coding was carried out, and voice data.

[0107] It connects with the processor 32 for media processing, and a video camera 52, and a video capture card 51 carries out A/D conversion of the video frame inputted from the video camera 52, creates dynamic-image data, and transmits them to the processor 32 for media processing through the video input bus 53.

[0108] It connects with the processor 32 for media processing, and a microphone 54, and a sound card 34 carries out A/D conversion of the sound signal inputted from the microphone 54, creates voice data, and transmits it to the processor 32 for media processing through the voice input bus 55. At the processor 32 for media processing, coding of the dynamic-image data and voice data which were inputted is performed by time sharing.

[0109] And the processor 32 for media processing in the case of the gestalt of this operation When voice data and a video data are inputted from the register with which the control procedure was written in, the video camera 52 as an external data input means and a video capture card, a microphone 54, a sound card, etc. When it has the control means which controls initiation of processing etc. and external data, such as said voice data, video data, etc., are inputted Based on the control procedure written in the register, arithmetic and program control 21 starts processing of data independently, and sends out the processed data to the data multiplexing section 50.

[0110] Next, actuation of the gestalt of this 3rd operation is explained. First, the data saved using applications, such as a word processor, are processed, and the case where the processed data is saved again is explained.

[0111] An application program is saved at a hard disk 25, is transmitted to memory 22 from a hard disk 25 at the time of activation, and is performed with arithmetic and program control 21. The data processed are saved at the hard disk 25, and after being transmitted to memory 22, they are processed by the application program. The processed data are again saved by directions of a user at a hard disk 25. Moreover, an application program offers a graphical user interface by displaying an image on a display 27 through a display card 26.

[0112] Next, the actuation which saves data in reception and hard disk 25 grade from other computers via a network using a file transfer program etc. is explained.

[0113] As a transfer protocol, IP (Internet Protocol) is used as an internetwork protocol and TCP (Transmission Control Protocol) is used as a transport protocol, respectively, for example. Data are sent as an Ethernet frame via a network 29 from other computers, and a network interface 28 passes the Ethernet frame addressed to itself to reception and the data multiplexing section 50 from a network 29.

[0114] The data multiplexing section 50 carries out the DMA transfer of the received data to memory 22 through an expansion bus 23, and notifies having received data from the network 29 by interruption to coincidence to arithmetic and program control 21. With network software, the arithmetic and program control 21 which received the notice by interruption reads data from memory 22, interprets the header of a packet, and delivers data to application. In this example, a file transfer program is won popularity and passed and it is saved at a hard disk 25.

[0115] Next, the actuation in the case of sending out data to other computers is explained via a network 29 using the block diagram of drawing 8 , and the flow chart of drawing 9 .

[0116] The data to send out are divided into two kinds such as the data stored in memory 22 or a hard disk 25, and the data inputted from the video camera 52 or the microphone 54. The gestalt of this operation explains the case where the dynamic image and voice into which the latter was inputted from the video camera 52 or the microphone 54 about the case where the former sends the file saved at the hard disk 25 to other computers via a network using a file transfer program etc. are outputted to other computers on real time via a network, respectively.

[0117] As a transfer protocol, in the case of the former, IP (Internet Protocol) is used as an internetwork protocol, and it uses TCP (Transmission Control Protocol) as a transport protocol, respectively, for example.

[0118] The data which should be transmitted are saved at the hard disk 25, and are read to memory 22 by the file transfer program (step S31). A file transfer program delivers the read data to the network program in an operating system (step S32). A network program divides data into suitable die length, and after it adds and packet-izes an Ethernet header as shown in drawing 2 , IP header, and a TCP header, it transmits them to the data multiplexing section 50 through an expansion bus 23 (step S33).

[0119] As a transfer protocol, in the case of the latter, IP (Internet Protocol) is used as an internetwork protocol, and it uses UDP (User Datagram Protocol) as a transport protocol, respectively, for example. Moreover, data are transmitted as a RTP (Real Time Protocol) message in UDP datagram. Moreover, the port number which a video data and voice data use is decided beforehand.

[0120] In a video capture card 51, A/D conversion of the video input signal which A/D conversion of the voice input signal inputted from the microphone 54 was carried out in the sound card 34 at step S34 (step S35), and was inputted from the video camera 52 at step S36 is carried out (step S37). These data after A/D conversion are divided into fixed die length, and are transmitted to asynchronous through the voice input bus 55 and the video input bus 53 at the processor 32 for media processing, respectively (step S38).

[0121] In the processor 32 for media processing, if there is voice data (step S39), the voice data will be encoded by international standards G.722 (step S40). Moreover, if there are dynamic-image data (step S41), the dynamic-image data will be encoded by international standards H.263 (step S42). Although coding of voice data and dynamic-image data is performed to time sharing, priority is given to voice data when voice data and image data are inputted into coincidence. The RTP header shown in drawing 4 is

added (step S43), and the encoded data are transmitted to the data multiplexing section 50 through the bus 31 for real-time data (step S44).

[0122] The data multiplexing section 50 adds an UDP header, IP header, and an Ethernet header as shown in drawing 3 to the packet received from the processor 32 for media processing, and passes them to a network interface 28 (step S45). Moreover, the data multiplexing section 50 passes the packet received from memory 22 by the demand from arithmetic and program control 21 to a network interface 28 as it is (step S46).

[0123] Priority is given to the demand from the processor 32 for media processing when the processor 32 for media processing and the transfer request from arithmetic and program control 21 compete at this time.

[0124] The network interface 28 which received the packet changes the packet into an Ethernet frame, and sends it out to a network 29 (step S47).

[0125] As mentioned above, in case voice data and dynamic-image data are sent out from an information processor, he processes these voice data and dynamic-image data by the processor 32 for media processing, and is trying to send them out to a network 29 through the data multiplexing section 50 and a network interface 28 with the gestalt of this 3rd operation.

[0126] For this reason, since these voice data and dynamic-image data are memorized by memory 22 through an expansion bus 23 and are not processed with arithmetic and program control 21, an expansion bus 23 does not need a high-speed thing. That is, according to the gestalt of this 3rd operation, it enables it for high-speed processing to process required data and to send out to a network, without changing an expansion bus.

[0127] Moreover, since he is trying to give priority to the transfer request from the processor 32 for media processing over a transfer request from arithmetic and program control 21, even when both transfer requests compete, priority is given to the data from the large processor 32 for media processing of real time nature, and it is sent out to a network 29, and is effective in real time nature not being spoiled.

[0128] Furthermore, since a priority is defined and the priority of voice data is highly selected with the gestalt of this operation also between the voice data as data and video datas without the need of saving at a store, there is an advantage that the real time nature of the voice in which a break of data tends to be conspicuous is held.

[0129] In addition, by explanation of the gestalt of this 3rd operation, although one processor 32 for media processing is performing coding of voice data and dynamic-image data, and both priority control, coding of voice data and dynamic-image data may be performed only for [LSI] the separate processor for media processing, or coding etc., and the priority of voice data and dynamic-image data may be controlled by the data multiplexing section 50.

[0130] Moreover, it is also possible to perform addition of the RTP header to voice data and dynamic-image data, an UDP header, IP header, and an Ethernet header by which of the processor 32 for media processing and the data multiplexing section 50.

[0131] Moreover, as data inputted, you may be data for printer outputs, such as dynamic-image data or not only voice data but still picture data, three-dimension graphical data and PostScript, and PDF, etc. In that case, the processor 32 for media processing processes rasterizing [of coding of still picture data, the rendering of a three-dimension graphic and the data for printers] etc., respectively.

[0132] Moreover, an external data input means may be a video camera or not only a microphone but external storage. Moreover, when the data inputted are print data, an external data input means may be a scanner or a camera, and may be external storage which memorizes print data.

[0133] [the gestalt of the 4th operation] — the block diagram of the example of a configuration in the case of the gestalt of operation of the 4th of the information processor by this invention is shown in drawing 10 . In drawing 10 , the same sign is attached about the same component as the gestalt of operation of the 1st of drawing 1 , and the gestalt of operation of the 3rd of drawing 8 . Since it is the

same as the gestalt of the 1st operation, and the gestalt of the 3rd operation about these functions, explanation is omitted here.

[0134] In the gestalt of this 4th operation, it replaces with the data separation section 30 of the gestalt of the 1st operation, and replaces with the data multiplexing section 50 of the gestalt of the 3rd operation, and data separation / multiplexing section 56 is formed. This data separation / multiplexing section is a part corresponding to data separation / multiplexing means of claim 4, and combines the function of the data separation section 30 in the gestalt of the 1st operation, and the function of the data multiplexing section 50 in the gestalt of the 3rd operation.

[0135] That is, data separation / multiplexing section 56 is connected to a network interface 28, an expansion bus 23, and the bus 31 for real-time data. And the packet of the specific class transmitted from the specific address among the packets received from the network interface 28 and the other packet are separated, the former is transmitted to the processor 32 for media processing through the bus 31 for real-time data among the separated packets, and the latter is transmitted to memory 22 through an expansion bus 23.

[0136] Moreover, data separation / multiplexing section 56 multiplexes in time the data packet transmitted from memory 22 through an expansion bus 23, and the data transmitted from the processor 32 for media processing through the bus 31 for real-time data, and delivers them to a network interface 28. When both data transfer competes at this time, the data transmitted from the processor 32 for media processing through the bus 31 for real-time data are preferentially sent out to a network interface 28.

[0137] With the gestalt of this 4th operation, the data exchanged with the processor 32 for media processing through the bus 31 for real-time data are the packet of the dynamic-image data by which compression coding was carried out, and voice data. Moreover, the processor 32 for media processing performs coding and a decryption of voice data by time sharing with the gestalt of this operation again with coding of dynamic-image data and the decryption which were encoded.

[0138] Actuation of the gestalt of this 4th operation processes the data saved using applications, such as a word processor. Are the same as the actuation stated with the gestalt of the 1st operation, and the gestalt of the 3rd operation about the case where the processed data are saved again. Moreover, are the same as the actuation stated with the gestalt of the 1st operation about the actuation in the case of receiving data from other computers via a network. Furthermore, about the actuation in the case of sending out data to other computers via a network, it is the same as the actuation stated with the gestalt of the 3rd operation. Therefore, explanation of actuation of the gestalt of this 4th operation is omitted here.

[0139] [the gestalt of the 5th operation] — an optical fiber can be used for the transmission medium of a network 29 in the operation gestalt of the information processor by this invention. The optical transmission loss of an optical fiber is very small, it is a broadband, and continuing to spread widely is expected.

[0140] When transmitting data with an optical fiber using light, file data, such as a word processor which needs to be accumulated in memory 22 temporarily, and real-time data without the need of accumulating in memory 22, such as voice data and image data, are multiplexed, and a wavelength multiplexing (WDM:Wavelength Division Multiplex) method is in the suitable approach of sending out to a network.

[0141] The gestalt of this 5th operation is the case where use an optical fiber for a network 29 and a WDM method is used as a multiplex system of data. The block diagram of the example of a configuration of the important section of the information processor by the gestalt of this 5th operation is shown in drawing 11.

[0142] That is, drawing 11 shows data separation / multiplexing section 56 in the case of using a WDM method, and the example of 1 configuration of a network interface 28 in a multiplex system. Data separation / multiplexing section 56 consists of buffers 501 and 502, a register 503, and a control circuit

504. Moreover, the network interface 28 consists of the electric light transducer 280, an optical multiplexing circuit 281, a photoelectricity transducer 282, and an optical branch circuit 283.

[0143] The optical multiplexing circuit 281 is constituted for example, using a wavelength filter. Moreover, what was constituted using the diffraction grating can also be used for the optical multiplexing circuit 281. The optical branch circuits 282 are also a thing using a wavelength filter, and a thing using a diffraction grating, and can be constituted. [as well as the optical multiplexing circuit 281] Moreover, the optical branch circuit 282 can also be constituted using a polarizing prism.

[0144] Actuation detailed about the case where multiplexing of the data which need are recording for below in the gestalt of this 5th operation at a store, and the data which do not need are recording, and separation of data are carried out using a WDM method is explained.

[0145] First, multiplexing of the data at the time of transmission is explained. First, the data Da which are transmitted from an expansion bus 23 and which need are recording for a store, and the data Db which do not need the are recording processed by the processor 32 for media processing are inputted into data separation / multiplexing section 56, and are stored in a buffer 501 and a buffer 502 temporarily, respectively. The data Da in this case are the text data which should be transmitted to other computers, and Data Db are real time image data projected on the display of other computers.

[0146] A control circuit 504 will tell that to the electric light transducer 280 of a network interface 28, if the buffer 501 and the buffer 502 are always supervised and the data for a certain transmitting unit are stored in buffers 501 or 502. Moreover, which data tell the information on which wavelength it is assigned to coincidence, to the electric light transducer 280. It tells getting it blocked, for example, changing Data Da into the light of wavelength λ_{da} , and changing Data Db into the light of wavelength λ_{db} .

[0147] Assignment of the contents of data and the wavelength of light is determined by the terminal comrade who performs data communication before communicating beforehand, and the information is written in the register 503. Therefore, a control circuit 504 sends an instruction to the electric light transducer 280, referring to a register 503.

[0148] The electric light transducer 280 is equipped with the light emitting device of the wavelength from which plurality differs, according to the instruction of a control circuit 504, reads Data Da and Data Db from a buffer 501 and a buffer 502 for every transmitting unit, and changes them into the lightwave signal of wavelength λ_{da} and wavelength λ_{db} , respectively. Each changed lightwave signal is sent to the optical multiplexing circuit 281, and after being compounded, it is sent out in a network 29.

[0149] Next, the data separation at the time of reception is explained. First, the lightwave signal which is transmitted from a network 29 and it was multiplexed [lightwave signal] is inputted into the optical branch circuit 282 of a network interface 28, and is divided into the lightwave signal of wavelength λ_{da} and λ_{db} .

[0150] The lightwave signal separated in the optical branch circuit 282 is sent to the photoelectricity transducer 282, and is changed into the electrical signal of Data Da and Data Db, respectively. As mentioned above, assignment of the wavelength of light and the contents of data is determined by the terminal comrade who performs data communication before communicating beforehand, and the information is written in the register 503. That is, in this example, it is written in the register 503 that the lightwave signal of wavelength λ_{da} is transmitting the text data which was transmitted from other computers and which needs are recording, and the lightwave signal of wavelength λ_{db} is transmitting the image data of the real time displayed on a display.

[0151] A control circuit 504 will issue an instruction, referring to a register 503 serially, so that Data Da and Data Db may be sent to a buffer 501 and a buffer 502, respectively, if the photoelectricity transducer 282 is supervised and the lightwave signal of wavelength λ_{da} and wavelength λ_{db} is always changed into the electrical signal of Data Da and Data Db. That is, a control circuit 504 will notify arrival of the data, and initiation of processing to the processor 32 for media processing, when data without the need of saving at a store are inputted from a network 29. Therefore, thereby, the processor

32. for media processing can perform processing independently in arithmetic and program control 21.

[0152] The photoelectricity transducer 282 changes a lightwave signal into an electrical signal according to the instruction of a control circuit 504 by two or more photo detectors which have sensibility in a different wavelength band. Moreover, if the data stored in the buffer 501 and the buffer 502 temporarily are stored by a certain batch, a control circuit 504 will issue an instruction so that data may be sent out to an expansion bus 23 and the processor 32 for media processing, respectively.

[0153] As mentioned above, with the gestalt of this 5th operation, multiplexing with the data which were transmitted to multiplexing by using a WDM method using light and which need are recording, and the data which do not need are recording, and separation can be performed, and this invention can be easily applied also to a high-speed transmission line in case a network transmission medium is an optical-fiber.

[0154] A time-division multiplexing (TDM: Time Division Multiplex) method is in the multiplex system which the communication system of [gestalt of the 6th operation] digital data is sufficient as, and is used. The example in the case of performing multiplex [of the data which need are recording, and the data which do not need are recording], and separation using this TDM method is shown as a gestalt of the 6th operation. Drawing 12 is the block diagram of the example of a configuration of the important section of the information processor by the gestalt of this 6th operation.

[0155] That is, drawing 12 shows the example of 1 configuration of data separation / multiplexing section 56 in the case of using a TDM method in a multiplex system. The data multiplexing section 56 consists of buffers 501 and 502, a register 503, and a time-sharing separation / multiplexing circuit 505. This time-sharing separation / multiplexing circuit 505 has the function of a time-division multiplexing circuit to function at the time of transmission of data, and the function of a time-sharing separation circuit to function at the time of reception of data.

[0156] Below, multiplexing and separation of the data which need are recording, and the data which do not need are recording are explained to a store about actuation of the gestalt of this 6th operation using a TDM method.

[0157] First, multiplexing of the data at the time of transmission is explained. First, the data Da which are transmitted from an expansion bus 23 and which need are recording, and the data Db which do not need the are recording processed by the processor 32 for media processing are inputted into data separation / multiplexing section 56, and are stored in a buffer 501 and a buffer 502 temporarily, respectively. The data Da in this case are the text data which should be transmitted to other computers, and Data Db are real time image data projected on the display of other computers.

[0158] Time-sharing separation / multiplexing circuit 505 is always supervising the buffer 501 and the buffer 502, if the data for a certain transmitting unit are stored in buffers 501 or 502, will take out and multiplex data through two channels CHa and CHb, respectively, and will transmit multiplexing data to a network interface 28.

[0159] The example of a configuration of the data multiplexed by time-sharing separation / multiplexing circuit 505 at drawing 13 is shown. The gestalt of this operation shows the example which adopted the time-slot fixed assignment method among TDM methods.

[0160] That is, ***** of the data which need are recording for the memory taken out through Channel CHa, and the data which do not need the are recording taken out through Channel CHb is assigned to the time slots a and b with two or more bits respectively different as one unit. That is, time-sharing separation / multiplexing circuit 505 is switching at a certain fixed spacing, will pick out data from a buffer 501 and a buffer 502 by turns, and will assign data to time slots a and b.

[0161] Since it is two channels, Channel CHa and Channel CHb, the slot F of a synchronizing signal is added to those two channels, and one frame consists of this example. And it is made to multiplex by making this frame into a unit. And as shown in drawing 13, 9 bits of 8 bits data (channel data) and the 1-bit service bit of the head are contained in one time slot.

[0162] It is also possible to change the number of the bits assigned to a time slot, or to assign a time slot dynamically, and this is based on the agreement with a communications-partner terminal. Therefore,

before communicating beforehand, the detail about assignment of a time slot is determined by the terminal comrade who performs data communication, and the information is written in the register 503. [0163] "0" is decided on and it enables it to specifically judge by the receiving side whether the data which this transmits need are recording by the data which do not need "1" and are recording by the data which need are recording for the service bit in each channel data. In time-sharing separation / multiplexing circuit 505, it is made to multiplex by appointing a service bit with reference to a register 503. Moreover, in time-sharing separation / multiplexing circuit 505, processing which inserts a synchronizing signal for every frame is also performed.

[0164] Next, the data separation at the time of reception is explained. First, the multiplexed data which were transmitted from the network interface 28 are inputted into time-sharing separation / multiplexing circuit 56. Beforehand, before communicating, the detailed information about assignment to the time slot determined by the terminal comrade who performs data communication is written in the register 503. Time-sharing separation / multiplexing circuit 56 separates data for every time slot, referring to a register 503.

[0165] That is, first, the synchronizing signal of a frame is detected and it dissociates per frame. Next, it dissociates for every time slot and the service bit of each channel data is detected. It is judged whether it is data for which the channel data needs are recording, or it is data for which are recording is not needed, and the temporary storage of each data is carried out to a buffer 501 or a buffer 502 by the service bit.

[0166] If the data stored in the buffer 501 and the buffer 502 temporarily are stored by a certain batch, time-sharing separation / multiplexing section 56 will issue an instruction so that data may be sent out to an expansion bus 23 and the processor 32 for media processing, respectively. In addition, a control circuit may be prepared independently.

[0167] As mentioned above, with the gestalt of this 6th operation, multiplexing and separation of the data which need are recording by using a TDM method for a multiplex system, and the data which do not need are recording can be performed easily.

[0168] [the gestalt of the 7th operation] — a frequency multiplexing (FDM: Frequency Division Multiplex) method is in one of the data multiplex systems which exist most for many years. The example in the case of performing multiplex [of the data which need are recording, and the data which do not need are recording], and separation using this FDM system is shown as a gestalt of the 7th operation. Drawing 14 is the block diagram of the example of a configuration of the important section in the transmitting side in the case of the gestalt of this 6th operation, and drawing 15 is the block diagram of the example of a configuration of the important section in the receiving side in the case of the gestalt of this 6th operation.

[0169] First, the transmitting side of drawing 14 is explained. That is, drawing 14 shows the data multiplexing section 50 in the case of using a FDM system; and the example of 1 configuration of a network interface 28.

[0170] The data multiplexing section 50 of this example consists of buffers 512 and 512, a register 513, a switch 514, and modulators 515 and 516. Moreover, the network interface 28 consists of a filter 284, a frequency coupled circuit 285, and amplifier 286.

[0171] In such a configuration, first, the data Da which are transmitted from an expansion bus 23 and which need are recording, and the data Db which do not need the are recording processed by the processor 32 for media processing are inputted into the data multiplexing section 50, and are stored in a buffer 511 and a buffer 512 temporarily, respectively. Here, Data Da are the text data which should be transmitted to other computers, and Data Db are real time image data projected on the display of other computers.

[0172] These data bit trains are inputted into modulators 515 and 516 as a serial signal through a switch 514. Modulators 515 and 516 become irregular using a different subcarrier for every data. The frequency band is assigned so that the modulated wave according [a subcarrier] to each may not lap mutually.

[0173] Before which data are assigned to which frequency band communicates beforehand, it determines by the terminal comrade who performs data communication, and the information is written in the register 513. For example, assigning Data Da to a frequency Fa (kHz) and assigning Data Db to a frequency Fb (kHz) is written in the register 513.

[0174] A switch 514 switches and inputs each data into two or more modulators 515 and 516, referring to a register 513. After passing a filter 284 and deleting a noise etc., the modulated signal is inputted into the frequency coupled circuit 285, is amplified by amplifier 286 in the combined form, and is sent out in a network 29.

[0175] Next, the receiving side in the gestalt of this 7th operation is explained. That is, drawing 15 shows the data separation section 30 in the case of using a FDM system, and the example of 1 configuration of a network interface 28.

[0176] The data separation section 30 of this example consists of buffers 301 and 302, a register 303, a switch 304, and demodulators 305 and 306. Moreover, the network interface 28 consists of a filter 287, a frequency-separation circuit 288, and amplifier 289.

[0177] Actuation of the receiving side of the above configurations is explained. First, after being amplified by the amplifier 289 of a network interface 28, the signal transmitted in the network 29 is inputted into the frequency-separation circuit 288, and is separated for every frequency. Two or more separated signals are inputted into a demodulator 305 or 306 through the switch 304 of the data separation section 30, after passing a filter 287 and deleting a noise etc.

[0178] Beforehand, as the above-mentioned was also carried out, before communicating, it is determined as which frequency band by the terminal comrade who performs data communication which data are assigned, and the information is written in the register 303. For example, Data Da are divided into a frequency Fa (kHz), Data Db are divided into a frequency Fb (kHz), and having hit is written in the register 303.

[0179] Referring to a register 303, a signal is assigned to demodulators 305 or 306, and a switch 304 stores each data in buffers 301 or 302, after getting over. If the data stored in the buffer 301 and the buffer 302 temporarily are stored by a certain batch, demodulators 305 and 306 will issue an instruction, respectively so that data may be sent out to an expansion bus 23 and the processor 32 for media processing, respectively. In addition, a control circuit may be prepared independently.

[0180] Multiplexing and separation of the data which need are recording, and the data which do not need are recording can be easily performed by using a FDM system for a multiplex system with the gestalt of this 7th operation as mentioned above.

[0181] In addition, in explanation of the gestalt of this 7th operation, although the transmitting side and the receiving side were explained as a separate configuration, it can also consider as the configuration of data separation / multiplexing circuit 56 having both function. In that case, a buffer, a switch, and a register can be used in common at the time of transmission and reception.

[0182] [Gestalt of the 8th operation] drawing 16 is the block diagram of the principal part of the example of a configuration of the gestalt of this 8th operation.

[0183] In the gestalt of this 8th operation, the description is in the data multiplexing section 50, and others are constituted like the case of the gestalt of the 3rd operation shown in drawing 8. That is, the hard disk interface 24, the hard disk 25, the display card 26, the display 27, a sound card 34, a microphone 54, a video capture card 51, a video camera 52, etc. are omitted by drawing 16.

[0184] It has buffer memory 61, the buffer memory control unit 62, the DMA control unit 63, and mediation equipment 64, and the data multiplexing section 50 of the gestalt of this 8th operation is constituted, as shown in drawing 16. Buffer memory 61 is connected with the bus 31 for real-time data, and the expansion bus 23 at the network interface 28. The DMA control device 63 is connected to the bus 31 for real-time data, and the network interface 28.

[0185] And between arithmetic and program control 21 and mediation equipment 64, an exchange of a write request and an enabling signal is performed through a signal line 101. Moreover, an exchange of a

voice data write request and an enabling signal is performed through a signal line 102 between the processor 32 for media processing, and mediation equipment 64. Furthermore, an exchange of a dynamic-image data write request and an enabling signal is performed through a signal line 103 between the processor 32 for media processing, and mediation equipment 64.

[0186] Arithmetic and program control 21 requires the writing to buffer memory 61 of the mediation equipment 64 of the data multiplexing section 50 interior using the write request and enabling signal between the arithmetic and program control 21 which led the signal line 101, and mediation equipment 64, when outputting data to an alien machine through a network 29.

[0187] On the other hand, when the processor 32 for media processing also outputs dynamic-image data and voice data to other computers through a network 29, the writing to buffer memory 61 is required of the mediation equipment 64 of the data multiplexing section 50 interior using the dynamic-image data write request and enabling signal which led the signal line 103 using the voice data write request and enabling signal with which the signal line 102 was led at the time of voice data, respectively at the time of dynamic-image data.

[0188] It is the approach of always supervising the write request signal from arithmetic and program control 21, or two write request signals from the processor 32 for media processing, and describing them below, the mediation equipment 64 of the data multiplexing section 50 interior arbitrates these demands, and when there are two or more demands, some gives authorization only to one demand.

[0189] First, in the condition which buffer memory 61 can write in in the sky, mediation equipment 64 supervises [no] the write request signals of signal lines 101-103, and when all demand signals are not demanding writing, it performs them at all.

[0190] Next, it notifies that data transfer by DMA is performed to the DMA control device 63 at the same time it gives an enabling signal to the signal and permits the writing to buffer memory 61, when only some one write request signal is demanding writing.

[0191] The DMA control device 63 drives the buffer memory control device 62, and writes in the data sent to buffer memory 61 by the DMA transfer at the same time it starts a DMA transfer according to directions of a DMA transfer [which of the arithmetic and program control 21 or the processor 32 for media processing from mediation equipment 64, and] to perform.

[0192] The DMA control device 63 starts a DMA transfer from buffer memory 61 to a network interface 28 shortly, after the writing of data to buffer memory 61 is completed. If all the data of buffer memory 61 are transmitted to a network interface 28, a network interface 28 sends out the transmitted data to a network 29.

[0193] Next, when either [21] the dynamic-image data write request with a voice data write request with the processor 32 for media processing and an enabling signal, or the processor 32 for media processing or the enabling signal, i.e., arithmetic and program control, and the processor 32 for media processing are both demanding writing in addition to a write request and an enabling signal with the arithmetic and program control 21 to buffer memory 61, as for mediation equipment 64, authorization is preferentially given to the demand signal from the processor 32 for media processing.

[0194] And if it notifies that data transfer according [mediation equipment 64] to DMA is performed to the DMA control device 63 at this time, the DMA control device 63 will drive the buffer memory control device 62, and will write the data from the processor 32 for media processing in buffer memory 61. The DMA control device 63 starts a DMA transfer from buffer memory 61 to a network interface 28 shortly, after the writing to buffer memory 61 is completed. If all the data of buffer memory 61 are transmitted to a network interface 28, a network interface 28 sends out the transmitted data to a network 29.

[0195] However, if authorization is always given only to the processor 32 for media processing when a write request occurs in coincidence, when it will be lost that the write request from arithmetic and program control 21 is permitted, you may make it mediation equipment 64 permit the write request from arithmetic and program control 21 at a fixed rate.

[0196] Furthermore, the write request and enabling signal with arithmetic and program control 21 of a

signal line 101, The voice data write request and enabling signal with the processor 32 for media processing of a signal line 102, A dynamic-image data write request with the processor 32 for media processing of a signal line 103, and an enabling signal, When three write request signals are demanding writing of coincidence from buffer memory 61 altogether, priority is given to a voice data write request and the enabling signal among two kinds of write requests from the processor 32 for media processing, and authorization is given.

[0197] And if it notifies that data transfer according [mediation equipment 64] to DMA is performed to the DMA control device 63, the DMA control device 63 will drive the buffer memory control device 62, and will write the voice data from the processor 32 for media processing in buffer memory 61. After the writing to buffer memory 61 is completed, voice data is transmitted to a network interface 28, and is outputted to a network 29.

[0198] As mentioned above, it becomes possible to be that which can arbitrate to any of data with the need of accumulating, and data without the need for are recording priority is given with mediation equipment 64 according to the gestalt of this 8th operation, and to those any priority is given when there are two or more data without the need of accumulating, for example, to give priority to the voice data with which real-time nature becomes important, and to output and input to a network etc.

[0199] In the gestalt of this 8th operation, the processor 32 for media processing may have more these numbers than this, although two lines of voice data and dynamic-image data generate a write request signal, respectively. Moreover, you may make it the rate of authorization become fixed by saving the hysteresis permitted in the past also about the voice data and dynamic-image data of the processor 32 for media processing.

[0200] Moreover, although it was made to always give priority to voice data in above-mentioned explanation when a write request was in coincidence from two lines of the processor 32 for media processing, this priority is good by preparing a priority register etc. to be able to change and also make.

[0201] [Gestalt of the 9th operation] drawing 17 is the block diagram of the principal part of the example of a configuration of the gestalt of this 9th operation.

[0202] In the gestalt of this 9th operation, the description is in data separation / multiplexing section 56, and others are constituted like the case of the gestalt of the 4th operation shown in drawing 10 . That is, the hard disk interface 24, the hard disk 25, the display card 26, the display 27, a sound card 34, a microphone 54, a video capture card 51, a video camera 52, etc. are omitted by drawing 17 .

[0203] It has the output buffer memory 611, the input buffer memory 612, the buffer memory control device 62, the DMA control device 63, a comparator 65, and a register 66, and data separation / multiplexing section 56 of the gestalt of this 9th operation is constituted, as shown in drawing 17 . A register 66 is equipped with the compound value register 661, the header register 662, the comparison address register 663, and the data head address register 664.

[0204] Also in the gestalt of this 9th operation, arithmetic and program control 21 and the processor 32 for media processing output [, respectively] like the gestalt of other operations of this invention and input data to a network 29.

[0205] The output buffer memory 611 is storage with which arithmetic and program control 21 or the media processing processor 32 keeps temporarily the data outputted to a network 29, and the capacity is more than the amount of data that a network interface 28 outputs to a network 29 at once.

[0206] The input buffer memory 612 is a store which keeps temporarily the data inputted into arithmetic and program control 21 or the media processing processor 32 from a network 29, and the capacity is output buffer memory and tales doses.

[0207] The buffer memory control device 62 generates the address of read-out to the output buffer memory 611 and the input buffer memory 612, or writing, and controls read-out and writing using the address signal, and read-out and the write-in signal which are not illustrated.

[0208] The input buffer memory 612 and the output buffer memory 611 perform arithmetic and program control 21, the processor 32 for media processing, and three kinds of partners and the DMA transfer of

a network interface 28.

[0209] The DMA control device 63 controls the DMA data transfer in each between the processor 32 for media processing, and the input buffer memory 612 between the processor 32 for media processing, and the output buffer memory 611 between a network interface 28 and the input buffer memory 612 between a network interface 28 and the output buffer memory 611 between arithmetic and program control 21 and the input buffer memory 612 between arithmetic and program control 21 and the output buffer memory 611.

[0210] In the data which are temporarily memorized by the input buffer memory 612 and which were inputted from the network 29, a comparator 65 compares the data memorized to the comparison address stored in the comparison address register 663 with the data memorized by the compound value register 661, and transmits the result to the DMA control unit 63.

[0211] As the register 66 was mentioned above, it consists of the compound value register 661, a header register 662, a comparison address register 663, a data head address register 664, etc., and arithmetic and program control 21 or the processor 32 for media processing can write in a value using the equipment which is not illustrated.

[0212] With the gestalt of this 9th operation, as explanation of the gestalt of the 1st operation was shown in drawing 2 and drawing 3, in order to compare the type field 41 of an Ethernet header, the header [degree] field 42 of IP header, and the transmitting agency port field 43 of an UDP header, the register 66 is equipped with two or more registers like illustration.

[0213] In the gestalt of the 9th operation, first, when [which data input from a network 29] constituted as mentioned above that is, actuation of reception is explained with reference to the flow chart of drawing 18.

[0214] If received data input into a network interface 28 from a network 29, a network interface 28 performs the comparison of error checking or the address, and when it is the address which the information processor concerned should receive, the transfer to the input buffer memory 612 will be required of the DMA control device 63 of the data separation / multiplexing section 56 interior (step S51).

[0215] It investigates whether the DMA control device 63 which received this transfer request can write in the input buffer memory 612 (step S52), and when it can write in, input data is transmitted to the input buffer memory 612 from a network interface 28 using the buffer memory control device 62 (step S53). In this data transfer, the amount of data is notified to the DMA control unit 63 from a network interface 28.

[0216] Here, the required value is written in each of the compound value register 661 of the register 66 of data separation / multiplexing section 56, the header register 662, the comparison address register 663, and the data head address register 664 from arithmetic and program control 21, respectively.

[0217] For example, as the gestalt of the 1st operation of the above-mentioned showed, in order to compare the type field 41 of an Ethernet header, the header [degree] field 42 of IP header, and the transmitting agency port field 43 of an UDP header, the offset address of each header field is written in the comparison address register 663, and each value is written in the compound value register 661.

[0218] Termination of a data transfer sends the data shown in the comparison address in the input buffer memory 612 to a comparator 65 by reading into the buffer memory control device 62 in order the comparison address with which the value of the three header fields mentioned above is written in from the comparison address register 663, and giving it to it as the address of the input buffer memory 612, as shown in drawing 19 A (step S54; refer to drawing 19 B).

[0219] Three corresponding compound value data which can come, simultaneously are written in the compound value register 661 are sent to a comparator 65 in order, as shown in drawing 19 C. And these two input values are compared by the comparator 65, respectively (step S55). Three values are coincidence or an inequality and, as for the comparison result (refer to drawing 19 D) of this comparator 65, that comparison result is notified to the DMA control unit 63.

[0220] In the DMA control unit 63, when all the three comparison results from a comparator 65 show "coincidence", it will transmit data to the processor 32 for media processing.

[0221] Drawing 20 is an example of a circuit for all the three comparison results to judge whether it is coincidence. That is, this circuit consists of latch circuits 631 and 632 and 3 input AND gate 633. And a comparison result is supplied to the input terminal of AND gate 633 while it is supplied to a latch circuit 631. Moreover, the output (refer to drawing 19 E) of a latch circuit 631 is supplied to the input terminal of AND gate 633 while it is supplied to a latch circuit 632. And the output (refer to drawing 19 F) of a latch circuit 632 is also supplied to AND gate 633. A clock signal is supplied to latch circuits 631 and 632. By this configuration, a decision output with whether all of three comparison results are in the condition of "coincidence" and inharmonious either is obtained.

[0222] The DMA control device 63 is transmitted to the memory 22 to which arithmetic and program control 21 uses the data memorized temporarily using an expansion bus 23 for the input buffer memory 612, when the result of a comparison is an inequality (step S56). Therefore, the DMA control device 63 holds the transfer amount of data notified when data were transmitted to the input buffer memory 612 from a network interface 28, and uses it for the data transfer to memory 22 as it is.

[0223] If the data transfer from the input buffer memory 612 to memory 22 is completed and the input buffer memory 612 becomes empty, the data transfer from a network interface 28 will become possible again.

[0224] Next, when the result of a comparison is in agreement, the data temporarily memorized by the input buffer memory 612 are data sent to the processor 32 for media processing. DMA transfer equipment 63 subtracts the value currently written in the data transfer address register 664 from the transfer amount of data notified when data were transmitted to the input buffer memory 612 from a network interface 28 while transmitting the address with which the body of data starts to the buffer memory control device 62 in the data memorized by the input buffer memory 612 currently beforehand written in the data head address register 664, and the transfer amount of data to the processor 32 for media processing is calculated (step S57).

[0225] Then, only the amount of data which the point asked for DMA transfer equipment 63 from the processor 32 for media processing from the data start address of the input buffer memory 612 transmits data (step S58).

[0226] If data are received, the processor 32 for media processing will inspect the contents further, and will process data by the suitable approach from the result.

[0227] Next, the actuation in the case of outputting data to a network 29 is explained, referring to the flow chart of drawing 21.

[0228] First, when arithmetic and program control 21 outputs the data in memory 22 to a network 29, arithmetic and program control 21 performs a transfer request to the DMA control unit 63 of the data separation / multiplexing section 56 interior.

[0229] The DMA control device 63 gives authorization of writing to arithmetic and program control 21, when the condition of the output buffer memory 611 and the existence of the write request from the processor 32 for media processing can be investigated (step S61), the output buffer memory 611 can be written in and there is no output request from the processor 32 for media processing. Then, data are actually written in the output buffer memory 611 (step S62, step S63).

[0230] After the writing to the output buffer memory 611 is completed, the DMA control unit 63 requires writing from a network interface 28 immediately, and transmits the data of the output buffer memory 611 (step S67). The network interface 28 which received this outputs the written-in data to a network 29.

[0231] Next, in the processor 32 for media processing, when the processor 32 for media processing outputs data to a network 29, if the data of only the amount which can be outputted to a network 29 are processed, writing will be required from the DMA control unit 63 of the data separation / multiplexing section 56 interior (step S61).

[0232] The DMA control device 63 investigates the condition of the output buffer memory 611, and if the output buffer memory 611 can be written in, it will give authorization of writing to the processor 32 for media processing. At this time, even if there is a write request from arithmetic and program control 21, priority is given to the demand from the processor 32 for media processing (step S62).

[0233] Then, although data are actually written in the output buffer memory 611 by the DMA control device 63, in order to output the data transmitted from the processor 32 for media processing to a network 29, it is necessary to add the header information according to a network protocol in front of data. Therefore, the header data according to each protocol are beforehand written in the header register 662 of a register 66, and the address of the head of live data, i.e., the magnitude of header data, is beforehand written in the data head address register 664. A start address is set up with the value of this register (step S64).

And as shown in drawing 22, the data transmitted from the processor 32 for media processing are written in the output buffer memory 611 after the address which the value of the header register 662 according to a network protocol was transmitted even to the address in front of [of the address written in the data head address register 664 from the start address] one, next was first written in the data head address register 664. Consequently, the data of the output buffer memory 611 serve as a format which can be outputted to a network 29, and it is transmitted to a network interface 28 by the DMA control unit 63 (step S65), and after complementing the header unit mentioned later (step S66), it is outputted to a network 29 (step S67).

[0234] The complement of a header is explained. When Ethernet is used for a network 29, it is necessary to specify the Ethernet address of a transmitting side and a receiving side in a part for an Ethernet header unit as shown in the interior of header data at drawing 2 etc. The transmitting side, i.e., the Ethernet address of the information processor shown with the gestalt of this operation, is written in the network interface 28 interior, and since that value is fixed, it is satisfactory. However, the Ethernet address of a receiving side is not necessarily clear.

[0235] When using IP as a communications protocol, ARP (Address Resolution Protocol) is used and investigated in order to obtain the Ethernet address from the IP address of a communications partner. When outputting data to a network 29 from arithmetic and program control 21, the Ethernet address is obtained with the software which operates with arithmetic and program control 21, but ARP software cannot be used when outputting data to a network 29 from the processor 32 for media processing.

[0236] However, when outputting a dynamic image, voice, etc. generally, a communications partner does not change dynamically in the middle of a certain session. Then, a communicative partner can be decided because arithmetic and program control 21 performs an ARP request at a communication link place and writes the result in the header register 662 of a register 66 at the time of the output of the beginning of dynamic-image data or voice data.

[0237]

[Effect of the Invention] As stated above, according to this invention, at the conventional information processing terminal The case where image data and voice data which were received from the network are outputted to real time at image output units and loudspeakers, such as a printer and a display, When outputting the input data from image input devices and microphones, such as a video camera, to a network It compares with a network. Since the data transfer rate of an expansion bus is slow, processing of all transmitted and received datas impossible a ***** <TXF FR=0001 HE=010 WI=080 LX=0200 LY=0300> ***** trouble It becomes possible to solve easily, without changing an expansion bus.

[Translation done.]

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the block diagram showing the example of a configuration of the gestalt of operation of the 1st of the information processor by this invention.

[Drawing 2] In the gestalt of the 1st operation, it is drawing showing an example of a format of a packet with the need of saving at storage.

[Drawing 3] In the gestalt of the 1st operation, it is drawing showing an example of a format of a packet without the need of saving at storage.

[Drawing 4] It is drawing showing a format of a RTP message.

[Drawing 5] In the gestalt of the 1st operation, it is a flow chart explaining the actuation which receives data from a network.

[Drawing 6] It is the block diagram showing the example of a configuration of the gestalt of operation of the 2nd of the information processor by this invention.

[Drawing 7] In the gestalt of the 2nd operation, it is a flow chart explaining the actuation which receives data from a network.

[Drawing 8] It is the block diagram showing the example of a configuration of the gestalt of operation of the 3rd of the information processor by this invention.

[Drawing 9] In the gestalt of the 3rd operation, it is a flow chart explaining the actuation which sends out data to a network.

[Drawing 10] It is the block diagram showing the example of a configuration of the gestalt of operation of the 4th of the information processor by this invention.

[Drawing 11] It is the block diagram showing the example of a configuration of the gestalt of operation of the 5th of the information processor by this invention.

[Drawing 12] It is the block diagram showing the example of a configuration of the gestalt of operation of the 6th of the information processor by this invention.

[Drawing 13] It is drawing for explaining the time-division multiplex system of the gestalt of the 6th operation.

[Drawing 14] It is the block diagram showing the example of a configuration of the transmitting side in the gestalt of operation of the 7th of the information processor by this invention.

[Drawing 15] It is the block diagram showing the example of a configuration of the receiving side in the gestalt of operation of the 7th of the information processor by this invention.

[Drawing 16] It is the block diagram showing the example of a configuration of the gestalt of operation of the 8th of the information processor by this invention.

[Drawing 17] It is the block diagram showing the example of a configuration of the gestalt of operation of the 9th of the information processor by this invention.

[Drawing 18] In the gestalt of the 9th operation, it is a flow chart explaining the actuation which receives data from a network.

[Drawing 19] It is the timing chart used for explanation of the gestalt of the 9th operation of operation.

[Drawing 20] It is a block diagram for [of the gestalt of the 9th operation] explaining the example of a configuration of a block in part.

[Drawing 21] In the gestalt of the 9th operation, it is a flow chart explaining the actuation which sends out data to a network.

[Drawing 22] It is drawing used for explanation of the gestalt of the 9th operation of operation.

[Drawing 23] It is drawing showing the configuration of the conventional PC for information processing terminals.

[Drawing 24] It is drawing showing the configuration of PC for information processing terminals which applied conventional image coding / decryption equipment.

[Drawing 25] It is drawing showing the configuration of PC for information processing terminals which applied the conventional voice and coding / decryption equipment for videos.

[Drawing 26] It is drawing explaining transmission and reception by the multicast.

[Drawing 27] It is drawing showing a configuration with two or more conventional expansion buses.

[Drawing 28] It is drawing showing the configuration of PC for information processing terminals with two or more conventional network interfaces.

[Description of Notations]

21 Arithmetic and Program Control

22 Memory

23 Expansion Bus

24 Hard Disk Interface

25 Hard Disk

26 Display Card

27 Display

28 Network Interface

29 Network

30 Data Separation Section

31 Bus for Real-time Data

32 Processor for Media Processing

32A, 32B, 32C Processor for media processing

33 Voice Output Bus

34 Sound Card

35 Loudspeaker

36 Video Outlet Bus

50 Data Multiplexing Section

51 Video Capture Card

52 Video Camera

53 Video Input Bus

54 Microphone

55 Voice Input Bus

56 Data Separation / Multiplexing Section

504 Control Circuit

280 Electric Light Transducer

281 Optical Multiplexing Circuit

282 Photoelectricity Transducer

283 Optical Branch Circuit

505 Time-Sharing Separation / Multiplexing Circuit

515,516 Modulator

284,287 Filter

285 Frequency Coupled Circuit

286 Amplifier

305,306 Demodulator

288 Frequency-Separation Circuit

304,514 Switch

61 Buffer Memory

62 Buffer Memory Control Unit

63 DMA Control Unit

64 Mediation Equipment

101 Write Request and Enabling-Signal Rhine between Central Processing Unit and Mediation Equipment

102 Voice Data Write Request and Enabling-Signal Rhine between Processor for Media Processing, and Mediation Equipment

103 Dynamic-Image Data Write Request and Enabling-Signal Rhine between Processor for Media Processing, and Mediation Equipment

611 Output Buffer Memory

612 Input Buffer Memory

65 Comparator

66 Register

631 Latch Circuit

632 Latch Circuit

633 3 Input AND Gate

661 Compound Value Register

662 Header Register

663 Comparison Address Register

664 Data Head Address Register

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-124922

(P2000-124922A)

(43) 公開日 平成12年4月28日 (2000. 4. 28)

(51) Int.Cl.⁷

H 0 4 L 12/40

識別記号

F.I.

H 0 4 L 11/00

マークシート (参考)

3 2 1

5 K 0 3 2

審査請求 未請求 請求項の数21 O L (全 32 頁)

(21) 出願番号

特願平10-291712

(22) 出願日

平成10年10月14日 (1998. 10. 14)

(71) 出願人 000005496

富士ゼロックス株式会社

東京都港区赤坂二丁目17番22号

(72) 発明者 池田 仁

神奈川県足柄上郡中井町境430 グリーン

テクノikai富士ゼロックス株式会社内

(72) 発明者 庄谷 智之

神奈川県足柄上郡中井町境430 グリーン

テクノikai富士ゼロックス株式会社内

(74) 代理人 100091546

弁理士 佐藤 正美

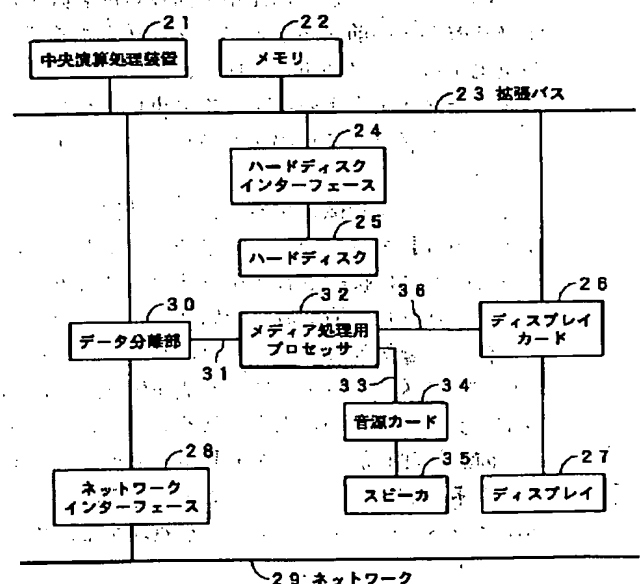
最終頁に続く

(54) 【発明の名称】 情報処理装置

(57) 【要約】

【課題】 ネットワークに比べて拡張バスのデータ転送速度が遅いために、送受信データのリアルタイム処理が不可能になっていた問題点を、拡張バスを変更することなく解決する。

【解決手段】 ネットワーク 29 に接続されるとともに、バス 23 と、このバス 23 に接続された中央演算処理装置 21 と、バス 23 に接続された記憶装置 22 とを備え、ネットワークからのデータを処理する情報処理装置である。ネットワーク 29 からのデータを処理するためのネットワークデータ処理手段 32 を設ける。データ判定および転送手段 30 は、ネットワークインターフェース 28 で受けたデータのうち、記憶装置 22 に蓄積する必要のある第 1 のデータと、記憶装置に蓄積する必要のない第 2 のデータとを判定し、その判定結果に基づいて、第 1 のデータはバスを介して記憶装置 22 に転送し、第 2 のデータは、バスを介さずにネットワークデータ処理手段 32 に転送して処理する。



BEST AVAILABLE COPY

(2)

【特許請求の範囲】

【請求項1】 ネットワークに接続されるとともに、バスと、このバスに接続された中央演算処理装置と、前記バスに接続された記憶装置とを備え、前記ネットワークからのデータを処理する情報処理装置において、

前記ネットワークから入力されるデータを受信するためのネットワークインターフェース手段と、

前記ネットワークからのデータを処理するためのネットワークデータ処理手段と、

前記ネットワークインターフェース手段で受信したデータのうち、前記記憶装置に蓄積する必要がある第1のデータと、前記記憶装置に蓄積する必要のない第2のデータとを判定し、その判定結果に基づいて、前記第1のデータは前記バスを介して前記記憶装置に転送し、前記第2のデータは、前記バスを介さずに前記ネットワークデータ処理手段に転送するデータ判定および転送手段と、前記ネットワークデータ処理手段で処理されたデータを出力するためのデータ出力手段と、

を備えたことを特徴とする情報処理装置。

【請求項2】 ネットワークに接続されるとともに、バスと、このバスに接続された中央演算処理装置と、前記バスに接続された記憶装置とを備え、処理したデータを前記ネットワークに送出するようにする情報処理装置において、

外部からのデータを入力する外部データ入力手段と、

前記外部データ入力手段から入力されたデータを、前記バスおよび前記記憶装置を介することなく受けて、処理する外部データ処理手段と、

前記外部データ処理手段で処理され、前記ネットワークに送出するデータと、前記中央演算処理装置または前記記憶装置からの前記ネットワークへ送出するデータとを多重化するデータ多重化手段と、

前記データ多重化手段によって多重化されたデータを、前記ネットワークに送出するネットワークインターフェース手段と、

を備えたことを特徴とする情報処理装置。

【請求項3】 ネットワークに接続されるとともに、バスと、このバスに接続された中央演算処理装置と、前記バスに接続された記憶装置とを備え、前記ネットワークからのデータを処理し、また、処理したデータを前記ネットワークに送出するようにする情報処理装置において、前記ネットワークから入力されるデータを受信すると共に、前記処理したデータを前記ネットワークに送出するためのネットワークインターフェース手段と、

前記ネットワークからのデータを処理するためのネットワークデータ処理手段と、

前記ネットワークインターフェース手段で受信したデータのうち、前記記憶装置に蓄積する必要がある第1のデータと、前記記憶装置に蓄積する必要のない第2のデータとを判定し、その判定結果に基づいて、前記第1のデ

2

ータは前記バスを介して前記記憶装置に転送し、前記第2のデータは、前記バスを介さずに前記ネットワークデータ処理手段に転送するデータ判定および転送手段と、前記ネットワークデータ処理手段で処理されたデータを出力するためのデータ出力手段と、

外部からのデータを入力する外部データ入力手段と、

前記外部データ入力手段から入力されたデータを、前記バスおよび前記記憶装置を介することなく受けて、処理する外部データ処理手段と、

10 前記外部データ処理手段で処理され、前記ネットワークに送出するデータと、前記中央演算処理装置または前記記憶装置からの前記ネットワークへ送出するデータとを多重化して、前記ネットワークインターフェース手段に転送するデータ多重化手段と、

を備えたことを特徴とする情報処理装置。

【請求項4】 前記データ判定および転送手段と、前記データ多重化手段とを兼ねたデータ分離／多重化手段を備えることを特徴とする請求項3に記載の情報処理装置。

【請求項5】 前記ネットワークデータ処理手段は、前記外部データ処理手段を兼ねることを特徴とする請求項3に記載の情報処理装置。

【請求項6】 前記ネットワークデータ処理手段を複数備えるとともに、

前記データ判定および転送手段は、前記ネットワークから入力されたデータについて前記記憶装置に蓄積する必要のないデータと判定したときには、当該データの属性を判定することによって属性ごとに分離し、分離されたデータごとに複数の前記ネットワークデータ処理手段に転送し、

30 前記複数のネットワークデータ処理手段で分散してデータを処理することを特徴とする請求項3または請求項4に記載の情報処理装置。

【請求項7】 前記記憶装置に蓄積する必要のないデータは、音声データであり、

前記ネットワークデータ処理手段が行う処理は、前記音声データの復号化処理を含み、

前記データ出力手段は、前記ネットワークデータ処理手段からの音声信号に基づいて音響出力をする電気音響変換器を含むことを特徴とする請求項1または請求項3～40 請求項6のいずれかに記載の情報処理装置。

【請求項8】 前記記憶装置に蓄積する必要のないデータは、画像データであり、

前記ネットワークデータ処理手段が行う処理は、前記画像データの復号化処理を含み、

前記データ出力手段は、前記ネットワークデータ処理手段からの画像信号による画像をディスプレイに出力することを特徴とする請求項1または請求項3～請求項6のいずれかに記載の情報処理装置。

【請求項9】 前記蓄積する必要のないデータは、印刷データであり、

50

(3)

3

前記ネットワークデータ処理手段が行う処理は、ラスタライズ処理もしくは色変換処理を含み、
前記データ出力手段は、前記ネットワークデータ処理手段で処理されたデータをプリンターに出力することを特徴とする請求項1または請求項3～請求項6のいずれかに記載の情報処理装置。

【請求項10】前記蓄積する必要のないデータは、音声データであり、
前記外部データ処理手段が行う処理は、前記音声データの符号化処理を含み、
前記外部データ入力手段は、前記音声データを音響電気変換器または外部記憶装置から受け取ることを特徴とする請求項2～請求項6のいずれかに記載の情報処理装置。

【請求項11】前記蓄積する必要のないデータは、画像データであり、
前記外部データ処理手段は、画像データの符号化処理を含み、
前記外部データ入力手段は、前記画像データを画像入力装置もしくは外部記憶装置から受け取ることを特徴とする請求項2～請求項6のいずれかに記載の情報処理装置。

【請求項12】前記蓄積する必要のないデータは、印刷データであり、
前記外部データ処理手段は、ラスタライズ処理もしくは色変換処理を含み、
前記外部データ入力手段は、前記印刷データを、スキャナもしくはカメラまたは外部記憶装置から入力することを特徴とする請求項2～請求項6のいずれかに記載の情報処理装置。

【請求項13】前記データ多重化手段は、
前記記憶装置に蓄積する必要のないデータを、前記記憶装置に蓄積する必要のあるデータよりも優先させて前記ネットワークに送出するように多重制御することを特徴とする請求項2または請求項3に記載の情報処理装置。

【請求項14】前記データ多重化手段は、
前記記憶装置に蓄積する必要のない複数のデータについて、データの属性ごとに優先度を決定し、
優先度が高いと決定された属性のデータを優先させて送出するように多重制御することを特徴とする請求項2または請求項3に記載の情報処理装置。

【請求項15】前記データ多重化手段は、
前記外部データ処理手段で処理されたデータと、前記中央演算処理装置または前記記憶装置からネットワークへ送出するデータとを波長多重し、
前記データ判定および転送手段は、
前記ネットワークから受信された前記波長多重された多重化データを波長分離し、その分離した波長によって、
前記記憶装置に蓄積する必要のあるデータであるか、前記記憶装置に蓄積する必要のないデータであるかを判定

4

することを特徴とする請求項3～請求項6に記載の情報処理装置。

【請求項16】前記データ多重化手段は、
前記外部データ処理手段で処理されたデータと、前記中央演算処理装置または前記記憶装置からネットワークへ送出するデータとを周波数多重し、
前記データ判定および転送手段は、
前記周波数多重された多重化データを周波数分離し、その分離した周波数によって、前記記憶装置に蓄積する必要のあるデータであるか、前記記憶装置に蓄積する必要のないデータであるかを判定することを特徴とする請求項3～請求項6に記載の情報処理装置。

【請求項17】前記データ多重化手段は、
前記外部データ処理手段で処理されたデータと、前記中央演算処理装置または前記記憶装置からネットワークへ送出するデータとを時分割多重し、
前記データ判定および転送手段は、
前記時分割多重された多重化データをタイムスロットごとに分離し、その分離されたタイムスロットごとに、前記記憶装置に蓄積する必要のあるデータであるか、前記記憶装置に蓄積する必要のないデータであるかを判定することを特徴とする請求項3～請求項6に記載の情報処理装置。

【請求項18】前記データ判定および転送手段は、
制御手順が書き込まれたレジスタ手段と、
前記ネットワークデータ処理手段に対し、処理の開始などの制御を行う制御手段と、
を備え、
前記ネットワークから前記記憶装置に蓄積する必要のないデータが入力された場合に、前記レジスタ手段に書き込まれた制御手順に基づき、前記ネットワークデータ処理手段に対し、データの到着と処理の開始を通知して、
前記ネットワークデータ処理手段で前記中央演算処理装置とは独立して自立的に処理を実行することができるようにしたことを特徴とする請求項1または請求項3に記載の情報処理装置。

【請求項19】前記外部データ処理手段は、
制御手順が書き込まれたレジスタ手段と、
前記外部データ入力手段からデータが入力された場合に、
処理の開始などの制御を行う制御手段と、
を備え、
前記外部データ入力手段に対し、外部データが入力された場合に、前記レジスタ手段に書き込まれた制御手順に基づき、前記中央演算処理装置とは独立して自立的にデータの処理を開始し、前記データ多重化手段に対し、処理されたデータを送出することを特徴とする請求項2または請求項3に記載の情報処理装置。

【請求項20】前記データ判定および転送手段は、
前記ネットワークからのデータを一時的に記憶する第1のバッファ手段と、

(4)

5

前記第1のバッファ手段の任意のアドレスに対し、読み出しおよび書き込みの制御を行うバッファメモリ制御手段と、

前記ネットワークと前記第1のバッファ手段との間、前記第1のバッファ手段と前記ネットワークデータ処理手段との間、および前記第1のバッファ手段と前記記憶装置との間、のデータ転送を行うデータ転送制御手段と、前記ネットワークからのデータが、前記記憶装置に蓄積する必要のないデータであるかどうかの情報と；前記ネットワークからのデータが前記記憶装置に蓄積する必要のないデータであると判定された場合には該データの属性を判定するために、前記第1のバッファ手段に一時的に記憶された入力データの一部分と比較するための少なくとも一つの比較データと；前記バッファメモリ制御手段に比較対象となるデータのアドレスを与える少なくとも一つの比較データアドレスと；ネットワークから入力されたデータが前記記憶装置に蓄積する必要のないデータの場合に、前記第1のバッファ手段のどのアドレスから前記ネットワークデータ処理手段に送出を開始するかを示す少なくとも一つの転送開始アドレスと；を記憶するレジスタ手段と、

前記レジスタ手段に記憶された前記比較データと、前記第1のバッファ手段から前記レジスタ手段に記憶された前記比較データアドレスを用いて取り出したデータとを比較する少なくとも一つの比較手段と、を備えることを特徴とする請求項1または請求項3に記載の情報処理装置。

【請求項21】前記データ多重化手段およびネットワークインターフェース手段は、

前記外部データ処理手段で処理されたデータと、前記中央演算処理装置または前記記憶装置からネットワークへ送出するデータとを一時的に記憶する第2のバッファ手段と、

前記第2のバッファ手段の任意のアドレスに対し、読み出しおよび書き込みの制御を行うバッファメモリ制御手段と、

前記ネットワークと前記第2のバッファ手段との間、前記第2のバッファ手段と前記外部データ処理手段との間、および前記第2のバッファ手段と前記中央演算処理装置または前記記憶装置との間、のデータ転送を行うデータ転送制御手段と、

前記外部データ処理手段で処理されたデータを前記ネットワークへ送出する場合に、前記第2のバッファ手段の任意のアドレスから書き込みを行うために、前記バッファメモリ制御手段に与える書き込み開始アドレスや、前記第2のバッファ手段の先頭から書き込み開始アドレスまでの部分に書き込むデータを記憶するレジスタ手段と、

を備えることを特徴とする請求項2または請求項3に記載の情報処理装置

6

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、例えば、ネットワークを介して多地点でマルチメディアによるコミュニケーションを行う場合に適用して好適な情報処理装置に関する。

【0002】

【従来の技術】今日の情報化社会では、ネットワークに接続された数多くの情報処理端末間での情報の授受により、情報の効率的な活用が図られている。このネットワークに接続される情報処理端末として使用されるPC（パーソナルコンピュータ）が、半導体技術の発達によって低コスト化されたことで、ネットワークに接続される情報処理端末の数が飛躍的に増加した。

【0003】このため、ネットワークにも高速転送が要求されている。また、ネットワークに接続されたプリンターに対して高画質の静止画像を高速に転送してプリントアウトしたいとの要求も高まっている。さらに、高画質の動画や高音質の音声のリアルタイム伝送により、人と人との円滑なコミュニケーションを図りたいとの要求も高まっている。

【0004】これらの要求に対して、例えば現在のLANにおいて主に使用されているイーサネットのデータ転送速度は、当初の10Mbps（bit per second）から100Mbpsへと高速化され、さらに、最高データ転送速度1Gbpsすなわち125Mbyte/sの転送速度を実現可能なギガビットイーサネット仕様の標準化が、IEEE802.3小委員会において行われ、これに基づいたハブやスイッチあるいはPC用インターフェースの開発が行われている。また、伝送媒体の光ケーブル化と光波長多重化技術により、さらに高速な転送速度に近い将来実現されようとしている。

【0005】一方、音声や画像の情報処理端末として使用される従来のPCは、図23に示すような構成になっている。図23において、1は中央演算処理装置（CPU）、2はメモリ（記憶装置）であり、拡張バス3を通じて互いに接続されている。

【0006】拡張バス3としては、以前はデータ転送速度が8Mbyte/s程度のISAバスが使われてきたが、現在はより高速な転送速度実現のために、32ビット幅、最高動作周波数が33MHz、最高データ転送速度が133Mbyte/sのPCIバスが使用されている。このPCIバスは、標準の拡張バスであるため、ハードディスクインターフェース4、オーディオインターフェース5、プリンターインターフェース6、グラフィックインターフェース7、ネットワークインターフェース8、等を通してさまざまな周辺機器が、PCIバスに接続できるように設計されている。

【0007】すなわち、図の例では、拡張バス3には、ハードディスク10がハードディスクインターフェース

(5)

7

4を介して接続され、マイクロホン11およびスピーカ12がオーディオインターフェース5を介して接続され、プリンター13がプリンターインターフェース6を介して接続され、ビデオカメラ14およびディスプレイ15がグラフィックインターフェース7を介して接続され、さらに、ネットワーク9がネットワークインターフェース8を介して接続されている。

【0008】オペレーティングシステムやワードプロセッサ等のアプリケーションソフトウェアあるいはデータファイルなどは、ハードディスク10に蓄積されていて、これらは使用されるときに、ハードディスクインターフェース4により読み出され、拡張バス3を経由してメモリ2に蓄積される。中央演算処理装置1は、メモリ2に蓄積されているデータに基づいて処理を行う。

【0009】このような情報処理端末において、プリンターインターフェース6およびプリンター13が、例えば、解像度1200DPI(Dot Per Inch)、A4サイズ、RGBそれぞれ256階調を持つカラープリントアウトを、毎分80枚可能な処理能力を持ち、ネットワーク9を通してプリントデータが送られてきて、これをプリンター13において、リアルタイムに、毎分80枚、プリントアウトする場合を考えると、ネットワーク8と拡張バス3に必要とされるデータ転送速度は、それぞれ約56.0Mbyte/sと、112.0Mbyte/sとなる。

【0010】ネットワーク9を通して送られてきたデータは、ネットワークインターフェース8で受信され、この受信データは拡張バス3を経由して、一旦、メモリ2に蓄積される。蓄積されたデータは、再び、拡張バス3とプリンターインターフェース6を通してプリンター13に送られるため、拡張バス3に必要とされる転送速度は、ネットワーク9のその約2倍になる。

【0011】この必要転送速度は、ギガビットイーサネットおよびPCIバスの最高データ転送速度以上であるため、ネットワーク9と、拡張バス3とがボトルネックとなり、リアルタイムに毎分80枚のプリントアウトを行うことは不可能となる。

【0012】このような、データの伝送路が処理のボトルネックとなる問題に対しては、従来、転送データを符号化することによりデータ量を小さくする方法が知られている。例えば、2値の静止画を圧縮符号化するための方式としてのJBIG方式、カラーの静止画を圧縮符号化するための方式としてのJPEG方式、動画を圧縮符号化するための方式としてのMPEG方式等が、データ量を小さくする符号化方式として、よく知られている。

【0013】これらの符号化・復号化装置を適用した情報処理端末用PCの構成例を、図24に示す。すなわち、この図24の情報処理端末用PCは、図23の構成例のブロックに加えて、プリンターインターフェース6とプリンター13との間に、符号化・復号化装置16が

8

設けられるものである。

【0014】この図24の例において、ネットワーク9を通して送られてきた符号化された画像データは、ネットワークインターフェース8で受信され、受信データは拡張バス3を経由して、一度、メモリ2に蓄積される。

【0015】プリンターインターフェース6は、メモリ2に蓄積されている符号化された画像データを拡張バス3を経由して読み出し、このデータを符号化・復号化装置16に送る。符号化・復号化装置16では、符号化された画像データの復号化処理を行い、復号化された画像データをプリンター13に出力する。

【0016】符号化・復号化装置16によりデータ量が1/8に圧縮されているとすると、図24に示される情報処理端末におけるネットワーク9と拡張バス3に必要とされるデータ転送速度は、それぞれ70Mbyte/sと、140Mbyte/sとなる。したがって、ネットワーク16の必要転送速度は、ギガビットイーサネットにより満たすことが可能であるが、拡張バス3の必要転送速度は、PCIバスでは満たすことができない。このため、拡張バス3がボトルネックとなり、リアルタイムに毎分80枚のプリントアウトを行うことは不可能である。

【0017】同様なことは、音声・ビデオによる多地点会議システムにおいても起こり得る。音声およびビデオ用符号化・復号化装置を適用した情報処理端末用PCの構成例を図25に示す。

【0018】図25において、17は音声用符号化・復号化装置で、オーディオインターフェース5と、マイクロホン11およびスピーカ12との間に設けられる。また、18はビデオ用符号化・復号化装置で、ビデオインターフェース6と、ビデオカメラ14およびディスプレイ15との間に設けられる。

【0019】音声データおよびビデオデータの送信時の動作は次のようになる。まず、マイクロホン11から入力された音声信号は、符号化・復号化装置17で符号化され、この符号化されたデータがオーディオインターフェース5および拡張バス3を経由してメモリ2に書き込まれる。そして、ネットワークインターフェース8は、メモリ2に蓄積されている符号化された音声データを読み出し、ネットワーク9に出力する。

【0020】同様に、ビデオカメラ14から入力されたビデオ信号は、ビデオ用符号化・復号化装置18で符号化され、この符号化されたビデオデータは、グラフィックインターフェース7および拡張バス3を経由してメモリ2に書き込まれる。そして、ネットワークインターフェース8は、メモリ2に蓄積されている符号化されたビデオデータを読み出し、ネットワーク9に出力する。

【0021】次に、音声データおよびビデオデータの受信時について説明する。ネットワーク9を通して送られてきた符号化された音声データおよびビデオデータは、

(6)

9

ネットワークインターフェース9で受信される。その受信データは、拡張バス3を経由して一度メモリ2にそれぞれ蓄積される。オーディオインターフェース5およびグラフィックインターフェース7は、メモリ2にそれぞれ蓄積されている符号化された音声データおよびビデオデータを読み出し、これらのデータをそれぞれ符号化・復号化装置17および18に送る。符号化・復号化装置17および18では、符号化された音声データとビデオデータの復号化処理を行い、復号化された音声信号はスピーカ12に出力し、復号化されたビデオ信号はディスプレイ15に出力する。

【0022】以上は1対1での音声・ビデオ会議時のデータの流れである。多地点への音声・ビデオデータの配信に、いわゆるマルチキャストを利用して多地点会議を行う場合には、図26に示すように、会議に参加するすべての情報処理端末19A~19Nが、それぞれマルチキャストによりデータの送信を行う。

【0023】このため、各情報処理端末19A~19Nは、自分以外からのすべての送信データを受信して処理を行うことになる。したがって、1つの情報処理端末におけるネットワーク9からの受信データ量は、1対1のときの受信データ量の(N-1)倍というように、参加人数に比例して増加することになる。

【0024】図26に示される例においても、拡張バス3に必要とされる転送速度は、ネットワーク9のその約2倍であるため、音声・ビデオ会議に同時参加可能な情報処理端末数は、拡張バスの転送速度により制限されることになる。

【0025】以上のような問題を解決する方法として、拡張バス3の転送速度をネットワーク9の転送速度の2倍以上にする方法が考えられる。このための手法としては、第1の手法として拡張バスを複数持つ手法が、第2の手法として拡張バス自体の転送速度を高速にする手法が考えられる。

【0026】第1の手法を実施した従来例の構成は、特開平8-37539公報に記載されている。この従来例では、図27に示すように、上り方向と下り方向の2つのデジタルデータ伝送路9UP、9DWを設けると共に、情報通信端末19は、信号送信部19TXと、信号受信部19RXとを持ち、信号送信部19TXは、上り方向伝送路9UPに、そして、信号受信部19RXは、下り方向伝送路9DWに、それぞれ接続する構成となっている。

【0027】この図27に示される構成の考えを拡張して、2つのデジタル伝送路すなわち2つの拡張バス3A、3Bを持つと同時に、ネットワーク9に接続するための2つの信号送受信部、すなわちネットワークインターフェース8A、8Bを持つ場合の情報処理端末用PCの構成は図28のようになる。

【0028】この図28の構成の場合、音声データおよ

10

びビデオデータの送信時は、マイクロホン11から入力された音声信号は、オーディオインターフェース5および拡張バス3Aあるいは3Bを経由してメモリ2に書き込まれる。メモリ2に書き込まれた一つの音声データは、中央演算処理装置1により、2つの音声データに分割され、再び、メモリ2に書き込まれる。

【0029】ネットワークインターフェース8A、8Bは、メモリ2に蓄積されている分割された音声データを、拡張バス3A、3Bを経由してそれぞれ読み出し、ネットワーク9に出力する。

【0030】ビデオカメラ14から入力されたビデオデータも、同様に、ネットワーク9に出力される。音声データおよびビデオデータの受信時は、ネットワーク9を通じて送られてきた、分割されている音声データおよびビデオデータは、それぞれネットワークインターフェース8A、8Bで受信され、それぞれ拡張バス3A、3Bを通して一度メモリ2に分割されたまま蓄積される。そして、メモリ2に、分割されたまま蓄積されたデータは、中央演算処理装置1により一つのデータに再構築され、再び、メモリ2に蓄積される。

【0031】オーディオインターフェース5およびグラフィックインターフェース7は、それぞれメモリ2に蓄積されている、一つに再構築された音声データおよびビデオデータを、拡張バス3Aあるいは3Bを経由して読み出し、これらのデータをそれぞれスピーカ12とディスプレイ15に出力する。

【0032】しかしながら、図27、図28のような処理では、拡張バスが一つであった図23~図25で示した構成の場合に比べて、メモリ2中でのデータの分割および分割されたデータの再構築の処理が新たに必要とされるという問題点がある。

【0033】また、図28のような構成にした場合、一つのネットワークに接続されるネットワークインターフェースの数は、図23~図25で示した従来例の構成の2倍になり、かつ、ネットワークインターフェース8Aと8Bが独立して動作するので、送信時の衝突の確率が高くなり、ネットワークの転送速度が低下するという問題点がある。

【0034】第2の手法の従来例としては、64ビット幅のPCIバスや最高動作周波数66MHzのPCIバスの規格が挙げられる。PCIバスの幅を、現在のPCで標準として使用されている32ビットから64ビットに拡張した場合、最高転送速度を2倍にすることができる。また、バスのビット幅をそのままに、最高動作周波数を現在の33MHzから66MHzにすることで、最高転送速度を2倍にすることができる。

【0035】しかしながら、バス幅を広げる場合、バスインターフェース用LSIには、データバス幅増分のバッファ、ボンディングパッドおよび端子と、出力ドライバの同時スイッチングノイズによるLSIの誤動作対

(7)

11

策のための電源強化用ボンディングパッドおよび端子とが必要とされる。このため、LSIのチップサイズが大きくなり、LSIコストがアップしてしまうという問題点がある。

【0036】一方、拡張バスの動作周波数を上げた場合は、バスインターフェース用LSIの出力ドライバに、スイッチングスピードの速いバッファを使用することになる。このようなバッファは、大電流を駆動するためにノイズ電圧が大きくなる。このため、出力ドライバの同時スイッチングノイズによるLSIの誤動作対策のために、電源強化用ボンディングパッドおよび端子が必要とされるので、LSIのコストがアップしてしまうという問題点がある。

【0037】また、前記第1あるいは第2の手法ともに、既存のPCとは拡張バスインターフェースが異なるものとなるので、これまでに導入したPCあるいはさまざまな拡張バス用インターフェースを使用できなくなるという問題点がある。

【0038】

【発明が解決しようとする課題】以上述べたように、従来例の情報処理端末によってネットワークから受信したビデオデータや音声データを、リアルタイムにプリンター、ディスプレイ等のイメージ出力装置やスピーカに出力する場合や、ビデオカメラ等のイメージ入力装置やマイクロホンからの入力データをネットワークに出力する場合に、ネットワークに比べて拡張バスのデータ転送速度が遅いために、すべての送受信データの処理が不可能になるという問題点があった。

【0039】この問題点解決のために拡張バスのデータ転送速度を高速化すると、従来に比べて拡張バスインターフェースのコストがアップしてしまう。また、現状のPCでは拡張バスだけを変更することができないので、端末自体の交換が必要となるという問題点がある。

【0040】さらに、拡張バスのデータ転送速度を高速化しても、従来例の情報処理端末の構成では、すべての送受信データの処理に中央演算処理装置やメモリが使用される。このため、ビデオデータや音声データのリアルタイム処理と、その他のアプリケーションプログラム処理との間で、中央演算処理装置やメモリ等のリソース（ハードウェア）のシェアが必要とされ、ビデオデータや音声データのリアルタイム処理が不可能になるといった問題点があった。

【0041】この発明は、以上の点にかんがみ、ネットワークに比べて拡張バスのデータ転送速度が遅いために、ビデオデータや音声データなどの送受信データのリアルタイム処理が不可能になっていた問題点を、拡張バスを変更することなく、容易に解決することができる情報処理装置を提供することを目的とする。

【0042】

【課題を解決するための手段】上記課題を解決するた

12

め、請求項1の発明による情報処理装置は、ネットワークに接続されるとともに、バスと、このバスに接続された中央演算処理装置と、前記バスに接続された記憶装置とを備え、前記ネットワークからのデータを処理する情報処理装置において、前記ネットワークから入力されるデータを受信するためのネットワークインターフェース手段と、前記ネットワークからのデータを処理するためのネットワークデータ処理手段と、前記ネットワークインターフェース手段で受信したデータのうち、前記記憶装置に蓄積する必要がある第1のデータと、前記記憶装置に蓄積する必要のない第2のデータとを判定し、その判定結果に基づいて、前記第1のデータは前記バスを介して前記記憶装置に転送し、前記第2のデータは、前記バスを介さずに前記ネットワークデータ処理手段に転送するデータ判定および転送手段と、前記ネットワークデータ処理手段で処理されたデータを出力するためのデータ出力手段と、を備えたことを特徴とする。

【0043】また、請求項2の発明の情報処理装置は、ネットワークに接続されるとともに、バスと、このバスに接続された中央演算処理装置と、前記バスに接続された記憶装置とを備え、処理したデータを前記ネットワークに送出するようにする情報処理装置において、外部からのデータを入力する外部データ入力手段と、前記外部データ入力手段から入力されたデータを、前記バスおよび前記記憶装置を介することなく受けて、処理する外部データ処理手段と、前記外部データ処理手段で処理され、前記ネットワークに送出するデータと、前記中央演算処理装置または前記記憶装置からの前記ネットワークへ送出するデータとを多重化するデータ多重化手段と、前記データ多重化手段によって多重化されたデータを、前記ネットワークに送出するネットワークインターフェース手段と、を備えたことを特徴とする。

【0044】また、請求項3の発明の情報処理装置は、ネットワークに接続されるとともに、バスと、このバスに接続された中央演算処理装置と、前記バスに接続された記憶装置とを備え、前記ネットワークからのデータを処理し、また、処理したデータを前記ネットワークに送出するようにする情報処理装置において、前記ネットワークから入力されるデータを受けると共に、前記処理したデータを前記ネットワークに送出するためのネットワークインターフェース手段と、前記ネットワークからのデータを処理するためのネットワークデータ処理手段と、前記ネットワークインターフェース手段で受けたデータのうち、前記記憶装置に蓄積する必要がある第1のデータと、前記記憶装置に蓄積する必要のない第2のデータとを判定し、その判定結果に基づいて、前記第1のデータは前記バスを介して前記記憶装置に転送し、前記第2のデータは、前記バスを介さずに前記ネットワークデータ処理手段に転送するデータ判定および転送手段と、前記ネットワークデータ処理手段で処理されたデー

(8)

13

タを出力するためのデータ出力手段と、外部からのデータを入力する外部データ入力手段と、前記外部データ入力手段から入力されたデータを、前記バスおよび前記記憶装置を介することなく受けて、処理する外部データ処理手段と、前記外部データ処理手段で処理され、前記ネットワークに送出するデータと、前記中央演算処理装置または前記記憶装置からの前記ネットワークへ送出するデータとを多重化して、前記ネットワークインターフェース手段に転送するデータ多重化手段と、を備えたことを特徴とする。

【0045】

【作用】上記のように構成した、請求項1の発明の情報処理装置においては、データ判定および転送手段では、ネットワークインターフェース手段を通じてネットワークから受けたデータが、記憶装置に蓄積する必要があるデータであるか否かを判定し、蓄積する必要があると判定したデータは、バスを通じて記憶装置に蓄積するようにする。

【0046】一方、蓄積する必要がないと判定したデータは、バスを通じることなく、直接的にネットワークデータ処理手段に転送するようにする。そして、ネットワークデータ処理手段は、受けたデータを処理して、その処理後のデータをデータ出力手段に出力するようにする。

【0047】例えば、記憶装置に蓄積する必要がないデータが、音声データやビデオデータである場合、これらの音声データやビデオデータは、記憶装置に蓄積されることなく、ネットワークデータ処理手段により、例えば復号化処理が行われて、データ出力手段により出力される。したがって、バスのデータ転送速度が遅くても、バスを変更することなく、これらの音声データやビデオデータについて、リアルタイム処理が可能になる。

【0048】また、上述のような構成の請求項2の発明の情報処理装置においては、例えば、マイクロホンや、ビデオカメラや、プリンターなどの外部データ入力手段からの音声データや画像データなどの外部入力データは、記憶装置に一旦記憶されることなく、外部データ処理手段に供給されて、例えば符号化処理などの処理が行われる。

【0049】そして、記憶装置に一旦記憶され、中央演算処理装置で処理されたデータと、外部データ処理手段で処理されたデータとが、データ多重化手段において、多重化され、ネットワークインターフェース手段を介してネットワークに送出される。

【0050】したがって、この請求項2の発明による情報処理装置によれば、音声データやビデオデータなどのようにリアルタイム高速処理が必要なデータは、専用の外部データ処理手段により処理されて、ネットワークに送出されることになり、中央演算処理装置による処理のためにバスを通じて記憶装置に記憶される必要がないの

14

で、バスのデータ転送速度が遅くても、バスを変更することなく、これらの音声データやビデオデータについて、リアルタイム処理が可能になる。

【0051】また、請求項3の発明による情報処理装置によれば、上述した請求項1と請求項2の構成を合わせ備えるので、上述した請求項1の作用効果と、請求項2の作用効果が得られるものである。

【0052】

【発明の実施の形態】以下、この発明による情報処理装置の幾つかの実施の形態について、図面を参照しながら詳細に説明する。

【0053】【第1の実施の形態】図1は、この発明による情報処理装置の第1の実施の形態の構成例のブロック図を示すもので、この図1の実施の形態は、主として、ネットワークからの受信データのうちの特定のデータ、例えばマルチメディアデータを拡張バスを介さずに処理できるようにした場合の構成を示すものである。

【0054】中央演算処理装置（CPU）21およびメモリ（記憶装置）22が、拡張バス23に対して接続されているのは、前述した従来例と同様である。また、ハードディスク25は、ハードディスクインターフェース24を介して拡張バス23に接続されている。また、ディスプレイ27が、ディスプレイインターフェースとしての役割を果たすディスプレイカード26を介して拡張バス23に接続されている。

【0055】中央演算処理装置21、メモリ22、拡張バス23、ハードディスクインターフェース24、ハードディスク25、ディスプレイカード26、ディスプレイ27および図示しないキーボードやマウスなどの操作入力手段とで、一般的なパーソナルコンピュータの最低限の構成要素をなす。これらの最低限の構成要素で、ワードプロセッサ等のアプリケーションを実行することができる。

【0056】そして、この第1の実施の形態では、ネットワーク29に対するデータの入出力のためのネットワークインターフェース28は、データ分離部30を介して拡張バス23に接続されている。

【0057】この例の場合、ネットワーク29は、例えばイーサネット等のネットワークであり、アプリケーションで用いられるデータや、音声データ、画像データ等のマルチメディアデータ等がパケット化されて転送される。ネットワーク29は、イーサネットに限るものではなく、トークンリングネットワークやATMネットワーク、さらにはISDN回線でもよい。データ転送にはIP、IPX等のさまざまなプロトコルが利用可能である。

【0058】ネットワークインターフェース28は、この第1の実施の形態では、ネットワーク29を流れるパケットから、自分の端末宛てのパケットを受け取り、データ分離部30に渡す。また、データ分離部30から受

(9)

15

け取ったデータを、ネットワーク29に送出する。

【0059】データ分離部30は、データ判定および転送手段に対応するもので、リアルタイムデータ用バス31を通じて、メディア処理用プロセッサ32にも接続されている。そして、このデータ分離部30は、この例においては、ネットワークインターフェース28から受け取ったパケットのうち、特定のアドレスから送信された特定の種類のパケットと、それ以外のパケットとを分離する。そして、データ分離部30は、分離したパケットのうち、前者はリアルタイムデータ用バス31を通じてメディア処理用プロセッサ32に、後者は拡張バス23を通じてメモリ22に、それぞれ転送する。

【0060】この例の場合、データ分離部30は、ネットワーク29から受信したデータから、圧縮符号化された動画像および音声のデータパケットを分離して、メディア処理用プロセッサ32に送り、その他のデータは拡張バス23を通じてメモリ22に送る。また、データ分離部30は、拡張バス23からのデータを、そのままネットワークインターフェース28に受け渡す処理も行う。

【0061】メディア処理用プロセッサ32は、ネットワークデータ処理手段に対応するもので、内部に並列動作可能な多数の演算ユニットを持ったプログラム動作可能な演算装置で構成されており、画像処理や符号化、復号化処理を高速に実行することができるものである。そして、メディア処理用プロセッサ32は、プログラムによる記述により、さまざまな処理を行うことができ、この第1の実施の形態の例では、符号化された動画像データの復号および符号化された音声データの復号を時分割で行うことができるように構成されている。

【0062】そして、メディア処理用プロセッサ32で復号化されて得られる動画像データは、ディスプレイカード26に供給され、また、復号されて得られる音声データは音源カード34に供給される。

【0063】ディスプレイカード26は、中央演算処理装置21からの表示データと、メディア処理用プロセッサ32で復号された動画像データをオーバーレイして、ディスプレイ27に表示する。音源カード34は、メディア処理用プロセッサ32で復号された音声データを、D/A変換し、スピーカー35に出力する。

【0064】次に、この第1の実施の形態の動作について説明する。まず、ワードプロセッサ等のアプリケーションを用いて保存されたデータを加工し、その加工されたデータを、再び、保存する動作について説明する。

【0065】アプリケーションプログラムは、ハードディスク25に保存され、実行時にハードディスク25からメモリ22に転送され、中央演算処理装置21によって実行される。加工されるデータは、ハードディスク25に保存されており、メモリ22に転送されたのち、アプリケーションプログラムによって加工される。加工さ

16

れたデータは、ユーザーの指示により、再び、ハードディスク25に保存される。また、アプリケーションプログラムは、ディスプレイカード26を通してディスプレイ27に画像を表示することによって、グラフィカルなユーザーインターフェースを提供する。

【0066】次に、ファイル転送プログラム等を用いて保存されたデータをネットワーク29を経由して他のコンピュータに転送する動作について説明する。

【0067】転送プロトコルとしては、例えばインターネット・プロトコルとしてIP (Internet Protocol)、トランスポート・プロトコルとしてTCP (Transmission Control Protocol) を用いる。転送すべきデータは、ハードディスク25に保存されており、ファイル転送プログラムによってメモリ22に読み出される。ファイル転送プログラムは、読み出したデータをオペレーティングシステム内のネットワークプログラムに受け渡す。

【0068】ネットワークプログラムは、データを適当な長さに分割し、図2に示すようなイーサネットヘッダ、IPヘッダ、およびTCPヘッダを付加してパケット化した後、拡張バス23を通してデータ分離部30に転送する。データ分離部30は、受け取ったパケットを、そのままネットワークインターフェース28に渡す。ネットワークインターフェース28は、パケットをイーサネットフレームに変換して、ネットワーク29へ送出する。

【0069】次に、ネットワーク29を経由して、他のコンピュータからデータを受け取る場合の動作について、図1の構成図および図5のフローチャートを用いて説明する。

【0070】まず、ネットワークインターフェース28がネットワーク29から自分宛てのイーサネットフレームを受け取り、データ分離部30に渡す(図5のステップS1)。以降の動作は、受け取るデータが、メモリ22またはハードディスク25などの記憶装置に保存する必要があるデータである場合と、保存する必要のない場合とに分けられる。

【0071】この実施の形態の例では、前者については、例えばファイル転送プログラム等を用いて、ネットワークを経由して他のコンピュータからのデータを受け取り、ハードディスク25に保存する場合について説明し、後者については、例えばネットワークを経由して他のコンピュータから送信された動画像や音声を、リアルタイムで再生出力する場合について説明する。

【0072】記憶装置に保存する必要があるデータは、例えばインターネット・プロトコルとしてIP (Internet Protocol)、トランスポート・プロトコルとしてTCP (Transmission Control Protocol) が用いられ

(10)

17

て転送される。

【0073】また、記憶装置に保存する必要のないデータは、例えばインターネットワーク・プロトコルとしてIP (Internet Protocol)、トランスポート・プロトコルとしてUDP (User Datagram Protocol) が用いられ、データは、UDPデータグラム中のRTP (Real Time Protocol) メッセージとして転送される。

【0074】この場合に、動画像データおよび音声データの使用するポート番号は、あらかじめ決められている。記憶装置に保存する必要のあるデータのデータパケットは図2に示したフォーマットで、記憶装置に保存する必要のないデータパケットは図3に示すフォーマットで、それぞれ入力される。

【0075】データ分離部30では、パケットのヘッダの値を、予め、このデータ分離部30に設定された値と比較することによって、メモリ22やハードディスク25などの記憶装置に記憶する必要のないデータであるかを判定する(ステップS2、S3、S4)。

【0076】具体的には、イーサネットヘッダのタイプフィールド41(図2および図3参照)の値が、16進数の86DD(0x86DDと示す)であることによって、IPプロトコルであることを判定し(ステップS2)、IPヘッダの次ヘッダフィールド42(図2および図3参照)の値が、0x17であることによって、UDPプロトコルであることを判定し(ステップS3)、UDPヘッダの送信元ポートフィールド43(図3参照)の値が、予め決められた値であることによって、動画データおよび音声データであることを判定する(ステップS4)。

【0077】なお、データ分離部30へのパケットヘッダの値の設定は、中央演算処理装置21によって、予め行われる。

【0078】データ分離部30では、受信したパケットのヘッダの上述のような比較すべき値が、比較値と一致した場合は、データをメモリ22またはハードディスク25などの記憶装置に保存する必要のないデータと判定し、一致しない場合はデータをメモリ22またはハードディスク25などの記憶装置に保存する必要のあるデータと判定する。

【0079】記憶装置に保存する必要のあるデータと判定されたデータは、データ分離部30から拡張バス23を通してメモリ22にDMA転送され、同時に、データ分離部30から、割り込みによってネットワーク29からデータを受け取ったことが中央演算処理装置21に通知される(ステップS5)。

【0080】この割り込みによって通知を受けた中央演算処理装置21は、ネットワークソフトウェアによって、メモリ22からデータを読み出し、パケットのヘッダを解釈し(ステップS6)、データをアプリケーション

18

ンに受け渡す(ステップS7)。この例では、ファイル転送プログラムに受け渡され、ハードディスク25に保存される(ステップS8)。

【0081】一方、記憶装置に保存する必要のないデータと判定されたデータは、リアルタイム用バス31を介してメディア処理用プロセッサ32に送られる(ステップS9)。このとき、イーサネットヘッダ、IPヘッダおよびUDPヘッダは削除され、RTPメッセージのみがメディア処理用プロセッサ32に送られる。RTPメッセージのフォーマットを図4に示す。

【0082】メディア処理用プロセッサ32での動画像データの復号および音声データの復号は、時分割で行われ、そのスケジューリングは、RTPヘッダの時刻印フィールド45の値に応じて行われる。メディア処理用プロセッサ32は、RTPヘッダの時刻印フィールド45の値を、現在の時刻と比較し(ステップS10)、再生すべき時刻に至っていない場合はバッファに保存し(ステップS11)、再生すべき時刻まで待ってから復号化する。一方、再生すべき時刻を過ぎたデータを受け取った場合は、そのデータは破棄される(ステップS12)。

【0083】また、メディア処理用プロセッサ32における動画像データと、音声データの復号とは、例えば音声データの復号が優先して行われる。

【0084】そして、メディア処理用プロセッサ32は、RTPヘッダのペイロードタイプフィールド44により、データの種別が動画像か音声かを判別する(ステップS13)。この値が、例えば10進数の「34」であれば、データは国際標準H.263によって符号化された動画像データであることが分かり、メディア処理用プロセッサ32は動画像データの復号化を行い(ステップS14)、10進数の「9」であれば、国際標準G.722によって符号化された音声データであることがわかり、メディア処理用プロセッサ32は音声データの復号化処理を行う(ステップS15)。

【0085】復号された動画像データは、ビデオ出力バス36を通じてディスプレイカード26に供給され、中央演算処理装置21からの表示データにオーバーレイされ、ディスプレイ27に表示される(ステップS16)。なお、ディスプレイカード26を介さずに、ディスプレイ27とは別個のディスプレイに直接表示してもよい。

【0086】また、復号された音声データは、音声出力バス33を通じて音源カード34に供給され、D/A変換された後、スピーカ35から音声出力される(ステップS17)。スピーカの代わりにヘッドセットを設け、そのヘッドセットから出力するようにしてもよい。

【0087】以上のようにして、この第1の実施の形態においては、ネットワーク29を通じて受信されるデータのうち、動画像データおよび音声データは、データ分

(11)

19

離部30で分離して、拡張バス23を通じてメモリ22に蓄積することなく、メディア処理用プロセッサ32に直接的に転送し、このメディア処理用プロセッサで復号処理して、動画像出力あるいは音声出力するようにしたので、拡張バス23が、これら動画像データや音声データなどのリアルタイム処理に対応できないようなデータ転送速度の能力しかなくとも、このバス23を変更することなく、リアルタイムで動画像や音声出力をすることができる。

【0088】なお、この第1の実施の形態では、メモリ22に蓄積する必要のないデータのすべてを、リアルタイムデータ用バス31を介してメディア処理用プロセッサ32に転送し、このメディア処理用プロセッサ32によって処理するようにしているが、メモリ22に保存する必要のないデータのうちの一部のデータを、拡張バス23を介して転送し、中央演算処理装置21によって処理してもよい。

【0089】また、以上の説明では、パケットの分離は、転送プロトコルにより行うようにしたが、パケットの分離方法としては、転送プロトコルだけでなく、特定の送信者による分離、データの種類による分離、およびこれらの組み合わせによるいかなる分離の方法であってもよい。

【0090】また、分離されるデータとしては、動画像データおよび音声データに限らず、静止画データ、3次元グラフィックデータであってもよく、また、ポストスクリプトやPDF等のプリンタ出力用の印刷データ等であってもよい。それらの場合には、メディア処理用プロセッサ32は、それぞれ静止画の復号化、3次元グラフィックのレンダリング、プリンタ用印刷データのラスライズ処理、色変換処理等の処理を行う。

【0091】また、データ出力手段としては、ディスプレイ、スピーカなどに限らず、プリンタであってもよいし、さらには、ディスプレイやスピーカにビデオデータや音声データを出力する端子であってもよい。

【0092】〔第2の実施の形態〕図6は、この発明による情報処理装置の第2の実施の形態の構成例のブロック図である。第2の実施の形態の構成が、前述の第1の実施の形態の構成と異なる点は、メディア処理用プロセッサを複数個備え、複数の動画像データの復号化および複数の音声データの復号化を分散して行うことができる点である。

【0093】図6の例では、リアルタイムデータ用バス31を通じて、データ分離部30に対して、3個のメディア処理用プロセッサ32A、32B、32Cを接続して設ける。そして、そのうちのメディア処理用プロセッサ32Aは、動画像データと音声データとを復号化できるように構成されており、出力側は、画像出力バス36と音声出力バス34の両方に接続されている。他の2つのメディア処理用プロセッサ32B、32Cの出力側

20

は、画像出力用バス36にのみ接続されている。

【0094】この第2の実施の形態の場合のデータ分離部30は、メモリ22またはハードディスク25などの記憶装置に保存する必要のないデータかどうかの判定に加え、データが動画像データか音声データかの判定、およびどの送信者からのデータかを判定し、データを複数のメディア処理用プロセッサ32A、32B、32Cに振り分けて転送する。

【0095】この第2の実施の形態において、ネットワーク29から、記憶装置に保存する必要のないデータを受け取るときの処理動作を、図7のフローチャートを用いて説明する。第2の実施の形態における処理動作は、第1の実施の形態についての処理動作として示した図5のフローチャートのステップS1～S4～S8までの部分については、同じであるので、図7では、ステップS4に繋がるステップ部分以降を示している。

【0096】すなわち、この第2の実施の形態においては、図7に示すように、RTPヘッダのペイロードタイプフィールド44（図4参照）の値により、データの種類の動画像データか、音声データかを判別する。このフィールド44の値が、例えば10進数の「34」であれば、データは国際標準H.263によって符号化された動画像データであり、10進数の「9」であれば国際標準G.722によって符号化された音声データであることがわかる。

【0097】音声データの場合は、第1のメディア処理用プロセッサ32Aに送られ（ステップS22）、音声復号化される（ステップS23）。音声データが複数の送信者から送られてきた場合は、復号化された音声データをミキシングする処理を経た後、音源カード34でD/A変換され、スピーカ35から出力される（ステップS24）。

【0098】一方、動画像データの場合は、RTPヘッダの同期送信元識別子フィールド46（図4参照）の値に応じて、送信元ごとに第1のメディア処理用プロセッサ32A、第2のメディア処理用プロセッサ32Bおよび第3のメディア処理用プロセッサ32Cのいずれかに転送され（ステップS26A、26B、26C）、独立に復号化される（ステップS27A、27B、27C）。

【0099】そして、復号化された画像データは、非同期にディスプレイカード26に転送され、中央演算処理装置21からの表示データにオーバーレイされ、ディスプレイ27に表示される（ステップS28A、28B、28C）。

【0100】この第2の実施の形態によれば、例えば、送信端末によって動画像データについての圧縮符号化方式が異なる場合であっても、送信元に応じたメディア処理用プロセッサに転送することができるので、それぞれの圧縮符号化方式に適合した復号化処理を容易に行うこ

(12)

21

とができる。また、動画像データの量子化ビット数が、送信元により異なるような場合などにも、適用可能である。

【0101】なお、複数のメディア処理用プロセッサへの処理の割り当ては、以上説明した例に限られるものではなく、さまざまな割り当てが可能である。例えば、重要度の高い動画像データの復号化を、一つのメディア処理用プロセッサに専念させ、他のメディア処理用プロセッサは、複数の動画像データの復号化を行ってもよい。また、復号化を、メディア処理用プロセッサでなく、復号化専用のLSIを用いて行うようにしてもよい。すなわち、ネットワークデータ処理手段は、プロセッサではなく、専用LSIにより構成することもできる。

【0102】また、動画像データについてのみ、複数のメディア処理用プロセッサを割り当てるようにしたが、音声データについても同様に適用することができる。

【0103】[第3の実施の形態] 図8は、この発明による情報処理装置の第3の実施の形態の構成例のブロック図である。この図8において、第1の実施の形態と同じ構成要素については、同じ符号を付してある。これらの同一構成要素の機能については、第1の実施の形態と同じなので説明を省略する。この第3の実施の形態は、主として、ネットワーク29へのデータの送出を考慮した場合の例である。

【0104】この第3の実施の形態においては、データ分離部30に代えて、データ多重化部50を設ける。このデータ多重化部50は、請求項2におけるデータ多重化手段に対応した部分であり、ネットワークインターフェース28、拡張バス23およびリアルタイムデータ用バス31とに接続されている。

【0105】そして、データ多重化部50は、拡張バス23を通してメモリ22から入力されたデータパケットと、リアルタイムデータ用バス31を通してメディア処理用プロセッサ32から転送されたデータとを多重化し、ネットワークインターフェース28に受け渡す。多重化の方法としては、例えば時分割多重方式が用いられる。

【0106】データ多重化部50は、多重化のときに、両者のデータ転送が競合した場合は、リアルタイムデータ用バス31を通してメディア処理用プロセッサ32から転送されたデータを優先的にネットワークインターフェース28に送出する。この実施の形態では、リアルタイムデータ用バス31を通してメディア処理用プロセッサ32から転送されたデータは、圧縮符号化された動画像データおよび音声データのバケットである。

【0107】ビデオキャプチャカード51は、メディア処理用プロセッサ32およびビデオカメラ52と接続され、ビデオカメラ52から入力されたビデオフレームを、A/D変換して動画像データを作成し、ビデオ入力

22

バス53を通じて、メディア処理用プロセッサ32に転送する。

【0108】音源カード34は、メディア処理用プロセッサ32およびマイクロホン54と接続され、マイクロホン54から入力された音声信号を、A/D変換して音声データを作成し、音声入力バス55を通じてメディア処理用プロセッサ32に転送する。メディア処理用プロセッサ32では、入力された動画像データおよび音声データの符号化を時分割で行う。

10 【0109】そして、この実施の形態の場合のメディア処理用プロセッサ32は、制御手順が書き込まれたレジスタと、外部データ入力手段としてのビデオカメラ52およびビデオキャプチャカードやマイクロホン54および音源カードなどから音声データやビデオデータが入力された場合に、処理の開始などの制御を行う制御手段とを備えており、前記音声データやビデオデータなどの外部データが入力された場合に、レジスタに書き込まれた制御手順に基づき、中央演算処理装置21とは独立して自立的にデータの処理を開始し、データ多重化部50に

20 対し、処理されたデータを送出するものである。

【0110】次に、この第3の実施の形態の動作について説明する。まず、ワードプロセッサ等のアプリケーションを用いて保存されたデータを加工し、その加工されたデータを、再び保存する場合について説明する。

【0111】アプリケーションプログラムは、ハードディスク25に保存され、実行時にハードディスク25からメモリ22に転送され、中央演算処理装置21によって実行される。加工されるデータは、ハードディスク25に保存されており、メモリ22に転送されたのち、アプリケーションプログラムによって加工される。加工されたデータは、ユーザーの指示により、再びハードディスク25に保存される。また、アプリケーションプログラムは、ディスプレイカード26を通してディスプレイ27に画像を表示することによって、グラフィカルなユーザーインターフェースを提供する。

【0112】次に、ファイル転送プログラム等を用いてデータをネットワークを経由して他のコンピュータから受け取り、ハードディスク25等に保存する動作について説明する。

40 【0113】転送プロトコルとしては、例えばインターネットネットワークプロトコルとしてIP(Internet Protocol)を、トランスポート・プロトコルとしてTCP(Transmission Control Protocol)を、それぞれ用いる。データは、他のコンピュータからネットワーク29を経由してイーサネットフレームとして送られ、ネットワークインターフェース28は、ネットワーク29から自分宛てのイーサネットフレームを受け取り、データ多重化部50に渡す。

50 【0114】データ多重化部50は、受け取ったデータ

(13)

23

を、拡張バス23を通してメモリ22にDMA転送し、同時に、割り込みによって、ネットワーク29からデータを受け取ったことを中央演算処理装置21に通知する。割り込みによって通知を受けた中央演算処理装置21は、ネットワークソフトウェアによってメモリ22からデータを読み出し、パケットのヘッダを解釈し、データをアプリケーションに受け渡す。この例では、ファイル転送プログラムに受け渡され、ハードディスク25に保存される。

【0115】次に、ネットワーク29を経由して、他のコンピュータにデータを送出する場合の動作について、図8の構成図および図9のフローチャートを用いて説明する。

【0116】送化するデータは、メモリ22またはハードディスク25に蓄えられたデータと、ビデオカメラ52またはマイクロホン54から入力されたデータとの2種類に分けられる。この実施の形態では、前者は、例えばハードディスク25に保存されたファイルを、ファイル転送プログラム等を用いてネットワークを経由して他のコンピュータに送る場合について、後者は、例えばビデオカメラ52またはマイクロホン54から入力された動画像や音声を、ネットワークを経由して他のコンピュータにリアルタイムで出力する場合について、それぞれ説明する。

【0117】前者の場合は、転送プロトコルとしては、例えばインターネットワーク・プロトコルとしてIP (Internet Protocol) を、トランスポート・プロトコルとしてTCP (Transmission Control Protocol) を、それぞれ用いる。

【0118】転送すべきデータは、ハードディスク25に保存されており、ファイル転送プログラムによってメモリ22に読み出される(ステップS31)。ファイル転送プログラムは、読み出したデータを、オペレーティングシステム内のネットワークプログラムに受け渡す(ステップS32)。ネットワークプログラムは、データを適当な長さに分割し、図2に示したようなイーサネットヘッダ、IPヘッダ、およびTCPヘッダを付加してパケット化した後、拡張バス23を通してデータ多重化部50に転送する(ステップS33)。

【0119】後者の場合は、転送プロトコルとしては、例えばインターネットワーク・プロトコルとしてIP (Internet Protocol) を、トランスポート・プロトコルとしてUDP (User Datagram Protocol) を、それぞれ用いる。また、データは、UDPデータグラム中のRTP (Real Time Protocol) メッセージとして転送される。また、動画データおよび音声データの使用するポート番号はあらかじめ決められている。

【0120】ステップS34でマイクロホン54から入

24

力された音声入力信号は、音源カード34においてA/D変換され(ステップS35)、また、ステップS36でビデオカメラ52から入力されたビデオ入力信号は、ビデオキャプチャカード51においてA/D変換される(ステップS37)。A/D変換後のこれらのデータは、一定の長さに分割され、それぞれ音声入力バス55およびビデオ入力バス53を介して、それぞれ非同期に、メディア処理用プロセッサ32に転送される(ステップS38)。

【0121】メディア処理用プロセッサ32では、音声データがあれば(ステップS39)、その音声データは、例えば国際標準G.722によって符号化する(ステップS40)。また、動画像データがあれば(ステップS41)、その動画像データは、例えば国際標準H.263によって符号化する(ステップS42)。音声データと動画像データの符号化は、時分割に行われるが、音声データと、画像データとが同時に入力された場合は、例えば音声データが優先される。符号化されたデータは、図4に示したRTPヘッダが付加され(ステップS43)、リアルタイムデータ用バス31を介してデータ多重化部50に転送される(ステップS44)。

【0122】データ多重化部50は、メディア処理用プロセッサ32から受け取ったパケットには、図3に示すようなUDPヘッダ、IPヘッダおよびイーサネットヘッダを付加し、ネットワークインターフェース28に渡す(ステップS45)。また、データ多重化部50は、中央演算処理装置21からの要求によりメモリ22から受け取ったパケットは、そのままネットワークインターフェース28に渡す(ステップS46)。

【0123】このとき、メディア処理用プロセッサ32および中央演算処理装置21からの転送要求が競合した場合は、メディア処理用プロセッサ32からの要求が優先される。

【0124】パケットを受け取ったネットワークインターフェース28は、そのパケットをイーサネットフレームに変換して、ネットワーク29へ送出する(ステップS47)。

【0125】以上のように、この第3の実施の形態では、音声データや動画像データを、情報処理装置から送出する際に、これら音声データや動画像データは、メディア処理用プロセッサ32で処理して、データ多重化部50およびネットワークインターフェース28を通じてネットワーク29に送出するようにしている。

【0126】このため、これらの音声データや動画像データは、拡張バス23を通じてメモリ22に記憶されて、中央演算処理装置21で処理されることはないの、拡張バス23は高速のものを必要としない。すなわち、この第3の実施の形態によれば、拡張バスを変更することなく、高速処理が必要なデータを処理して、ネットワークに送出することが可能になる。

(14)

25

【0127】また、メディア処理用プロセッサ32からの転送要求を、中央演算処理装置21からの転送要求に優先させるようにしているので、両転送要求が競合した場合でも、リアルタイム性の大きいメディア処理用プロセッサ32からのデータが優先されてネットワーク29に送出され、リアルタイム性が損なわれないという効果もある。

【0128】さらに、記憶装置に保存する必要のないデータとしての音声データとビデオデータとの間でも、優先度が定められ、この実施の形態では、音声データの優先度が高く選定されているので、データのとぎれが目立ちやすい音声のリアルタイム性が保持されるという利点がある。

【0129】なお、この第3の実施の形態の説明では、音声データと動画データの符号化および両者の優先度制御を、一つのメディア処理用プロセッサ32が行っているが、音声データおよび動画データの符号化を、別々のメディア処理用プロセッサもしくは符号化専用LSI等で行ってもよいし、また、音声データと動画データの優先度の制御をデータ多重化部50で行ってもよい。

【0130】また、音声データおよび動画データに対するRTPヘッダ、UDPヘッダ、IPヘッダおよびイーサネットヘッダの付加は、メディア処理用プロセッサ32およびデータ多重化部50のどちらで行うことも可能である。

【0131】また、入力されるデータとしては、動画データや音声データに限らず、静止画データ、3次元グラフィックデータ、ポストスクリプトやPDF等のプリンタ出力用のデータ等であってもよい。その場合、メディア処理用プロセッサ32は、それぞれ静止画データの符号化、3次元グラフィックのレンダリング、プリンタ用データのラスライズ等の処理を行う。

【0132】また、外部データ入力手段は、ビデオカメラやマイクロホンに限らず、外部記憶装置であってもよい。また、入力されるデータが印刷データである場合には、外部データ入力手段は、スキャナもしくはカメラであってもよいし、また、印刷データを記憶する外部記憶装置であってもよい。

【0133】〔第4の実施の形態〕この発明による情報処理装置の第4の実施の形態の場合の構成例のブロック図を図10に示す。図10において、図1の第1の実施の形態および図8の第3の実施の形態と同じ構成要素については同じ符号を付してある。これらの機能については、第1の実施の形態および第3の実施の形態と同じなので、ここでは説明は省略する。

【0134】この第4の実施の形態においては、第1の実施の形態のデータ分離部30に代えて、また、第3の実施の形態のデータ多重化部50に代えて、データ分離／多重化部56を設ける。このデータ分離／多重化部

26

は、請求項4のデータ分離／多重化手段に対応した部分であり、第1の実施の形態におけるデータ分離部30の機能と、第3の実施の形態におけるデータ多重化部50の機能とを兼ね備えるものである。

【0135】すなわち、データ分離／多重化部56は、ネットワークインターフェース28、拡張バス23およびリアルタイムデータ用バス31とに接続される。そして、ネットワークインターフェース28から受け取ったパケットのうち、特定のアドレスから送信された特定の種類のパケットと、それ以外のパケットとを分離し、分離したパケットのうち前者は、リアルタイムデータ用バス31を通してメディア処理用プロセッサ32に転送し、後者は、拡張バス23を通してメモリ22に転送する。

【0136】また、データ分離／多重化部56は、拡張バス23を通してメモリ22から転送されてくるデータパケットと、リアルタイムデータ用バス31を通してメディア処理用プロセッサ32から転送されてくるデータとを時間的に多重化し、ネットワークインターフェース28に受け渡す。このとき、両者のデータ転送が競合した場合は、リアルタイムデータ用バス31を通してメディア処理用プロセッサ32から転送されてくるデータを優先的にネットワークインターフェース28に送出する。

【0137】この第4の実施の形態では、リアルタイムデータ用バス31を通してメディア処理用プロセッサ32とやり取りされるデータは、圧縮符号化された動画データおよび音声データの packets である。また、メディア処理用プロセッサ32は、この実施の形態では、符号化された動画データの符号化および復号化と、また、音声データの符号化および復号化とを時分割で行う。

【0138】この第4の実施の形態の動作は、ワードプロセッサ等のアプリケーションを用いて保存されたデータを加工して、加工されたデータを再び保存する場合については第1の実施の形態および第3の実施の形態で述べた動作と同じであり、また、ネットワークを経由して他のコンピュータからデータを受け取る場合の動作については第1の実施の形態で述べた動作と同じであり、さらに、ネットワークを経由して他のコンピュータにデータを送出する場合の動作については第3の実施の形態で述べた動作と同じである。したがって、ここでは、この第4の実施の形態の動作の説明は省略する。

【0139】〔第5の実施の形態〕この発明による情報処理装置の実施形態において、ネットワーク29の伝送媒体には、例えば光ファイバを利用することができる。光ファイバは、光伝送損失が極めて小さく、広帯域であり、今後も広く普及していくことが予想される。

【0140】光を利用してデータを光ファイバにより伝送する場合、メモリ22に一時蓄積する必要があるワー

(15)

27

ドプロセッサなどのファイルデータと、メモリ22に蓄積する必要のない音声データや映像データなどのリアルタイムデータとを多重化して、ネットワークへ送出する好適な方法に波長多重化(WDM: Wavelength Division Multiplex)方式がある。

【0141】この第5の実施の形態は、ネットワーク29に光ファイバを利用し、データの多重化方式としてWDM方式を用いる場合である。図11に、この第5の実施の形態による情報処理装置の要部の構成例のブロック図を示す。

【0142】すなわち、図11は、多重化方式にWDM方式を利用する場合におけるデータ分離/多重化部56およびネットワークインターフェース28の一構成例を示すものである。データ分離/多重化部56は、バッファ501および502と、レジスタ503と、制御回路504とから構成されている。また、ネットワークインターフェース28は、電気光変換部280と、光合波回路281と、光電気変換部282と、光分波回路283とから構成されている。

【0143】光合波回路281は、例えば波長フィルタを用いて構成される。また、光合波回路281は、回折格子を用いて構成されたものを用いることもできる。光分波回路282も、光合波回路281と同様に、波長フィルタを用いたものや回折格子を用いたもので構成することができる。また、光分波回路282は、偏向プリズムを用いて構成することもできる。

【0144】以下に、この第5の実施の形態において、記憶装置に蓄積を必要とするデータと、蓄積を必要としないデータの多重化と、データの分離とを、WDM方式を利用して実施する場合について詳細な動作を説明する。

【0145】最初に、送信時のデータの多重化について説明する。まず、拡張バス23より伝送されてくる、記憶装置に蓄積を必要とするデータDaと、メディア処理用プロセッサ32で処理された蓄積を必要としないデータDbとは、データ分離/多重化部56に入力され、それぞれバッファ501およびバッファ502に、一時蓄積される。この場合、例えば、データDaは、他のコンピュータに転送すべきテキストデータであり、データDbは、他のコンピュータのディスプレイに映すリアルタイムな映像データである。

【0146】制御回路504は、バッファ501およびバッファ502を常に監視しており、ある送信単位分のデータがバッファ501または502に蓄積されたら、そのことをネットワークインターフェース28の電気光変換部280へ伝える。また、同時に、どのデータが、どの波長に割り当てられるかという情報を、電気光変換部280へ伝える。つまり、例えば、データDaは波長 λa の光に変換し、データDbは波長 λb の光に変換す

28

ることを伝える。

【0147】データの内容と、光の波長の割り当ては、予め通信を行う前に、データ通信を行う端末同志で決定しておき、その情報はレジスタ503に書き込まれている。したがって、制御回路504は、レジスタ503を参照しながら電気光変換部280へ命令を送る。

【0148】電気光変換部280は、複数の異なる波長の発光素子を備えており、制御回路504の命令に従って、バッファ501およびバッファ502から送信単位ごとにデータDaおよびデータDbを読み込み、それぞれ波長 λa および波長 λb の光信号へと変換する。変換されたそれぞれの光信号は、光合波回路281へと送られ、合成された後、ネットワーク29へと送出される。

【0149】次に、受信時のデータ分離について説明する。まず、ネットワーク29から伝送されてくる合波された光信号が、ネットワークインターフェース28の光分波回路282に入力され、波長 λa および λb の光信号へと分離される。

【0150】光分波回路282で分離された光信号は、光電気変換部282へ送られ、それぞれデータDaおよびデータDbの電気信号に変換される。前述したように、光の波長とデータの内容の割り当ては、予め通信を行う前に、データ通信を行う端末同志で決定され、その情報はレジスタ503に書き込まれている。すなわち、この例では、波長 λa の光信号は、他のコンピュータから転送された、蓄積を必要とするテキストデータを伝送しており、波長 λb の光信号は、ディスプレイに表示するリアルタイムの映像データを伝送しているということがレジスタ503に書き込まれている。

【0151】制御回路504は、常に、光電気変換部282を監視しており、波長 λa および波長 λb の光信号がデータDaおよびデータDbの電気信号に変換されると、逐次、データDaおよびデータDbを、それぞれバッファ501およびバッファ502へと送るように、レジスタ503を参照しながら命令を出す。すなわち、制御回路504は、記憶装置に保存する必要のないデータがネットワーク29から入力された場合には、メディア処理用プロセッサ32に、そのデータの到着と、処理の開始を通知することになる。したがって、これにより、メディア処理用プロセッサ32は、中央演算処理装置21とは、独立して自立的に処理を実行することができる。

【0152】光電気変換部282は、異なる波長帯域に感度をもつ複数の受光素子により、制御回路504の命令に従って、光信号を電気信号に変換する。また、制御回路504は、バッファ501およびバッファ502に一時蓄積されたデータが、ある処理単位分蓄積されたら、それぞれ拡張バス23およびメディア処理用プロセッサ32へとデータを送出するように命令を出す。

【0153】以上のように、この第5の実施の形態で

(16)

29

は、多重化にWDM方式を用いることで、光を利用して伝送された、蓄積を必要とするデータと、蓄積を必要としないデータとの多重化および分離が行え、ネットワーク伝送媒体が光ファイバの場合の高速伝送路にも、この発明は容易に応用可能である。

【0154】【第6の実施の形態】デジタルデータの通信システムでよく利用される多重化方式に時分割多重化(TDM: Time Division Multiplex)方式がある。このTDM方式を利用して、蓄積を必要とするデータと、蓄積を必要としないデータの多重および分離を行う場合の例を、第6の実施の形態として示す。図1-2は、この第6の実施の形態による情報処理装置の要部の構成例のブロック図である。

【0155】すなわち、図1-2は、多重化方式にTDM方式を利用する場合におけるデータ分離/多重化部56の一構成例を示す。データ多重化部56は、バッファ501および502と、レジスタ503と、時分割分離/多重化回路505から構成されている。この時分割分離/多重化回路505は、データの送信時に機能する時分割多重化回路の機能と、データの受信時に機能する時分割分離回路の機能とを合わせ持つものである。

【0156】以下に、記憶装置に蓄積を必要とするデータと、蓄積を必要としないデータの多重化および分離を、TDM方式を利用するこの第6の実施の形態の動作について説明する。

【0157】最初に、送信時のデータの多重化について説明する。まず、拡張バス23より伝送されてくる、蓄積を必要とするデータDaと、メディア処理用プロセッサ32で処理された蓄積を必要としないデータDbとは、データ分離/多重化部56に入力され、それぞれバッファ501およびバッファ502に、一時蓄積される。この場合、例えば、データDaは、他のコンピュータに転送すべきテキストデータであり、データDbは、他のコンピュータのディスプレイに映すリアルタイムな映像データである。

【0158】時分割分離/多重化回路505は、バッファ501およびバッファ502を、常に、監視しており、ある送信単位分のデータが、バッファ501または502に蓄積されたら、それぞれ2つのチャンネルCHaおよびCHbを通してデータを取り出し、多重化してネットワークインターフェース28へ多重化データを伝送する。

【0159】図1-3に、時分割分離/多重化回路505によって多重化されたデータの構成例を示す。この実施の形態では、TDM方式の内、タイムスロット固定割付方式を採用した例を示す。

【0160】すなわち、チャンネルCHaを介して取り出したメモリに蓄積を必要とするデータと、チャンネルCHbを介して取り出した蓄積を必要としないデータのそれぞれを、複数ビットを一つの単位として、それぞれ別の

30

タイムスロットa, bに割り付ける。つまり、時分割分離/多重化回路505は、ある一定間隔でスイッチングすることで、交互にバッファ501およびバッファ502からデータを取り出し、タイムスロットa, bにデータを割り当てることになる。

【0161】この例では、チャンネルCHaとチャンネルCHbの2チャンネルであるので、その2チャンネルに同期信号のスロットFを付加して、1フレームを構成する。そして、このフレームを単位として、多重化を行うようにする。そして、図1-3に示すように、1つのタイムスロットには、8ビットのデータ(チャンネルデータ)と、その先頭の1ビットのサービスビットとの9ビットが含まれる。

【0162】タイムスロットに割り付けるビットの数を変えたり、タイムスロットを動的に割り付けたりすることも可能であり、これは通信相手端末との取り決めによる。したがって、予め通信を行う前にデータ通信を行う端末同志でタイムスロットの割り当てに関する詳細を決定しておき、その情報はレジスタ503に書き込んでおく。

【0163】具体的には、例えば、それぞれのチャンネルデータにおけるサービスビットを、蓄積を必要とするデータでは“1”、蓄積を必要としないデータでは“0”と決めておき、これにより送信するデータが、蓄積を必要とするか否かを受信側で判定できるようにする。時分割分離/多重化回路505では、レジスタ503を参照して、サービスビットを定め、多重化を行うようにする。また、時分割分離/多重化回路505では、フレームごとに同期信号を挿入する処理も行う。

【0164】次に、受信時のデータ分離について説明する。まず、ネットワークインターフェース28から伝送された多重化されたデータが時分割分離/多重化回路56に入力される。予め、通信を行う前に、データ通信を行う端末同志で決定していたタイムスロットへの割り当てに関する詳細情報が、レジスタ503に書き込まれている。時分割分離/多重化回路56は、レジスタ503を参照しながら、タイムスロットごとにデータを分離する。

【0165】すなわち、まず、フレームの同期信号を検出し、フレーム単位に分離する。次に、タイムスロットごとに分離し、それぞれのチャンネルデータのサービスビットを検出する。サービスビットによって、そのチャンネルデータが、蓄積を必要とするデータであるか、蓄積を必要としないデータであるかが判断されて、それぞれのデータがバッファ501あるいはバッファ502に一時格納される。

【0166】時分割分離/多重化部56は、バッファ501およびバッファ502に一時蓄積されたデータが、ある処理単位分蓄積されたら、それぞれ拡張バス23およびメディア処理用プロセッサ32へとデータを送出す

(17)

31

るように命令を出す。なお、別に制御回路を設けておいても構わない。

【0167】以上のように、この第6の実施の形態では、多重化方式にTDM方式を用いることで、蓄積を必要とするデータと、蓄積を必要としないデータの多重化および分離が容易に行える。

【0168】〔第7の実施の形態〕最も古くから存在するデータ多重化方式の一つに周波数多重化(FDM: Frequency Division Multiplex)方式がある。このFDM方式を利用して、蓄積を必要とするデータと、蓄積を必要としないデータの多重および分離を行う場合の例を、第7の実施の形態として示す。図14は、この第6の実施の形態の場合の送信側での要部の構成例のブロック図であり、また、図15は、この第6の実施の形態の場合の受信側での要部の構成例のブロック図である。

【0169】まず、図14の送信側について説明する。すなわち、図14は、FDM方式を利用する場合におけるデータ多重化部50およびネットワークインターフェース28の一構成例を示すものである。

【0170】この例のデータ多重化部50は、バッファ512および512と、レジスタ513と、スイッチ514と、変調器515および516とから構成されている。また、ネットワークインターフェース28は、フィルタ284、周波数結合回路285および増幅器286とから構成されている。

【0171】このような構成において、まず、拡張バス23より伝送されてくる、蓄積を必要とするデータDaと、メディア処理用プロセッサ32で処理された蓄積を必要としないデータDbとは、データ多重化部50に入力され、それぞれバッファ511およびバッファ512に一時蓄積される。ここで、例えば、データDaは、他のコンピュータに転送すべきテキストデータであり、データDbは、他のコンピュータのディスプレイに映すリアルタイムな映像データである。

【0172】これらのデータビット列は、スイッチ514を介して、シリアル信号として変調器515および516に入力される。変調器515および516は、データごとに異なる搬送波を用いて変調を行う。搬送波は、それぞれによる変調波が、互いに重ならないように周波数帯域が割り当てられている。

【0173】どの周波数帯域に、どのデータが割り当てられるかということは、予め通信を行う前に、データ通信を行う端末同志で決定しておき、その情報は、レジスタ513に書き込んでおく。例えば、データDaは、周波数Fa(kHz)に、データDbは、周波数Fb(kHz)に割り当てるということがレジスタ513に書き込まれている。

【0174】スイッチ514は、レジスタ513を参照しながら、それぞれのデータを複数の変調器515およ

32

び516にスイッチングして入力する。変調された信号は、フィルタ284を通過し、ノイズ等が削除された後に、周波数結合回路285に入力され、結合された形で増幅器286によって増幅されて、ネットワーク29へと送出される。

【0175】次に、この第7の実施の形態における受信側について説明する。すなわち、図15は、FDM方式を利用する場合におけるデータ分離部30およびネットワークインターフェース28の一構成例を示すものである。

【0176】この例のデータ分離部30は、バッファ301および302と、レジスタ303と、スイッチ304と、復調器305および306とから構成されている。また、ネットワークインターフェース28は、フィルタ287と、周波数分離回路288と、増幅器289とから構成されている。

【0177】以上のような構成の受信側の動作について説明する。まず、ネットワーク29を伝わってきた信号は、ネットワークインターフェース28の増幅器289によって増幅された後、周波数分離回路288に入力され、各周波数ごとに分離される。分離された複数の信号はフィルタ287を通過し、ノイズ等が削除された後、データ分離部30のスイッチ304を通じて復調器305あるいは306に入力される。

【0178】前述もしたように、予め、通信を行う前に、データ通信を行う端末同志で、どの周波数帯域に、どのデータが割り当てられるかということが決定されており、その情報はレジスタ303に書き込まれている。例えば、データDaは、周波数Fa(kHz)に、データDbは周波数Fb(kHz)に割り当てられているということが、レジスタ303に書き込まれている。

【0179】スイッチ304は、レジスタ303を参照しながら、信号を復調器305または306に割り当て、復調した後に、それぞれのデータを、バッファ301または302に格納する。バッファ301およびバッファ302に一時蓄積されたデータは、ある処理単位分蓄積されたら、それぞれ拡張バス23およびメディア処理用プロセッサ32へとデータを送出するように、復調器305および306がそれぞれ命令を出す。なお、別に制御回路を設けておいても構わない。

【0180】以上のようにして、この第7の実施の形態では、多重化方式にFDM方式を用いることで、蓄積を必要とするデータと、蓄積を必要としないデータの多重化および分離が容易に行える。

【0181】なお、この第7の実施の形態の説明では、送信側と受信側とを別々の構成として説明したが、両者の機能を合わせ持つデータ分離/多重化回路56の構成とすることもできる。その場合には、送信時および受信時に、バッファと、スイッチと、レジスタとは、共通に使用することができる。

(18)

33

【0182】[第8の実施の形態] 図16は、この第8の実施の形態の構成例の主要部のブロック図である。

【0183】この第8の実施の形態においては、データ多重化部50に特徴があり、その他は、図8に示した第3の実施の形態の場合と同様に構成される。すなわち、ハードディスクインターフェース24、ハードディスク25、ディスプレイカード26、ディスプレイ27や、音源カード34、マイクロホン54、ビデオキャプチャカード51、ビデオカメラ52などは、図16では省略されている。

【0184】この第8の実施の形態のデータ多重化部50は、図16に示すように、バッファメモリ61と、バッファメモリ制御装置62と、DMA制御装置63と、調停装置64とを備えて構成される。バッファメモリ61は、リアルタイムデータ用バス31と、拡張バス23と、ネットワークインターフェース28に接続されている。DMA制御装置63は、リアルタイムデータ用バス31と、ネットワークインターフェース28とに接続されている。

【0185】そして、中央演算処理装置21と調停装置64との間では、信号ライン101を通じて、書き込み要求および許可信号のやり取りを行う。また、メディア処理用プロセッサ32と調停装置64との間で、信号ライン102を通じて、音声データ書き込み要求および許可信号のやり取りを行う。さらに、メディア処理用プロセッサ32と調停装置64との間で、信号ライン103を通じて動画データ書き込み要求および許可信号のやり取りを行う。

【0186】中央演算処理装置21は、ネットワーク29を介して他の計算機に対してデータを出力する場合、信号ライン101を通じた中央演算処理装置21と調停装置64間の書き込み要求および許可信号を用いて、バッファメモリ61に対する書き込みを、データ多重化部50内部の調停装置64に要求する。

【0187】一方、メディア処理用プロセッサ32も、ネットワーク29を介して他のコンピュータに対して、動画データや音声データを出力する場合、音声データの時は、信号ライン102を通じた音声データ書き込み要求および許可信号を用いて、動画データの時は、信号ライン103を通じた動画データ書き込み要求および許可信号を用いて、それぞれ、バッファメモリ61に対する書き込みをデータ多重化部50内部の調停装置64に要求する。

【0188】データ多重化部50内部の調停装置64は、中央演算処理装置21からの書き込み要求信号あるいはメディア処理用プロセッサ32からの2つの書き込み要求信号を、常に監視し、以下に述べる方法で、これらの要求の調停を行い、複数の要求がある場合にはどれか一つの要求に対してのみ許可を与える。

【0189】まず、バッファメモリ61が空で、書き込

34

み可能な状態の時、調停装置64は、信号ライン101～103のすべての書き込み要求信号を監視し、すべての要求信号が書き込みを要求していない場合は何も行わない。

【0190】次に、どれか一つの書き込み要求信号のみが書き込みを要求している場合は、その信号に対して許可信号を与え、バッファメモリ61への書き込みを許可すると同時に、DMA制御装置63に対して、DMAによるデータ転送が行われることを通知する。

【0191】DMA制御装置63は、調停装置64からの、中央演算処理装置21あるいはメディア処理用プロセッサ32のどちらとDMA転送を行うかの指示に従って、DMA転送を開始すると同時に、バッファメモリ制御装置62を駆動して、バッファメモリ61に、DMA転送により送られてくるデータを書き込む。

【0192】DMA制御装置63は、バッファメモリ61に対するデータの書き込みが終了すると、今度は、バッファメモリ61からネットワークインターフェース28に対し、DMA転送を開始する。バッファメモリ61のデータが、すべてネットワークインターフェース28に転送されると、ネットワークインターフェース28は、転送されたデータをネットワーク29に送出する。

【0193】次に、バッファメモリ61に対する中央演算処理装置21との書き込み要求および許可信号に加えて、メディア処理用プロセッサ32との音声データ書き込み要求および許可信号あるいはメディア処理用プロセッサ32との動画データ書き込み要求および許可信号のどちらかが、つまり、中央演算処理装置21と、メディア処理用プロセッサ32とが、共に、書き込みを要求している場合には、調停装置64は、メディア処理用プロセッサ32からの要求信号に対して優先的に許可を与える。

【0194】そして、このとき、調停装置64が、DMA制御装置63に対してDMAによるデータ転送が行われることを通知すると、DMA制御装置63は、バッファメモリ制御装置62を駆動して、メディア処理用プロセッサ32からのデータをバッファメモリ61に書き込む。DMA制御装置63は、バッファメモリ61への書き込みが終了すると、今度は、バッファメモリ61からネットワークインターフェース28に対しDMA転送を開始する。バッファメモリ61のデータが、すべてネットワークインターフェース28に転送されると、ネットワークインターフェース28は、転送されたデータをネットワーク29に送出する。

【0195】ただし、書き込み要求が同時に発生した場合に、常に、メディア処理用プロセッサ32に対してのみ許可を与えると、中央演算処理装置21からの書き込み要求が許可されることがなくなるような場合には、調停装置64は、一定の割合で中央演算処理装置21からの書き込み要求を許可するようにしてもよい。

(19)

35

【0196】さらに、信号ライン101の中央演算処理装置21との書き込み要求および許可信号と、信号ライン102のメディア処理用プロセッサ32との音声データ書き込み要求および許可信号と、信号ライン103のメディア処理用プロセッサ32との動画像データ書き込み要求および許可信号との、3つの書き込み要求信号が、すべて同時にバッファメモリ61に対して書き込みを要求している場合は、メディア処理用プロセッサ32からの2種類の書き込み要求のうち、音声データ書き込み要求および許可信号の方を優先して許可を与える。

【0197】そして、調停装置64がDMA制御装置63に対してDMAによるデータ転送が行われることを通知すると、DMA制御装置63は、バッファメモリ制御装置62を駆動して、メディア処理用プロセッサ32からの音声データをバッファメモリ61に書き込む。バッファメモリ61への書き込みが終了すると、音声データは、ネットワークインターフェース28に転送され、ネットワーク29に出力される。

【0198】以上のように、この第8の実施の形態によれば、調停装置64により、蓄積する必要のあるデータと、蓄積の必要のないデータとのいずれを優先するか、また、蓄積する必要のないデータが複数個ある場合には、そのいずれを優先するかを調停することができ、例えば、リアルタイム性が重要となる音声データを優先して、ネットワークに対して入出力すること等が可能になる。

【0199】この第8の実施の形態において、メディア処理用プロセッサ32は、音声データと、動画像データとの2系統が、それぞれ書き込み要求信号を発生するが、この数は、これより多くてもよい。また、メディア処理用プロセッサ32の音声データおよび動画像データに関しても、過去に許可した履歴を保存することにより、許可の割合が一定になるようにしてもよい。

【0200】また、上述の説明では、メディア処理用プロセッサ32の2系統から同時に書き込み要求があった場合に、常に、音声データを優先するようにしたが、この優先度は、優先度レジスタなどを設けることにより、変更が可能ないようにしてもよい。

【0201】〔第9の実施の形態〕図1.7は、この第9の実施の形態の構成例の主要部のブロック図である。

【0202】この第9の実施の形態においては、データ分離/多重化部56に特徴があり、その他は、図10に示した第4の実施の形態の場合と同様に構成される。すなわち、ハードディスクインターフェース24、ハードディスク25、ディスプレイカード26、ディスプレイ27や、音源カード34、マイクロホン54、ビデオキャプチャカード51、ビデオカメラ52などは、図1.7では省略されている。

【0203】この第9の実施の形態のデータ分離/多重化部56は、図1.7に示すように、出力バッファメモリ

36

611と、入力バッファメモリ612と、バッファメモリ制御装置62と、DMA制御装置63と、比較器65と、レジスタ66とを備えて構成されている。レジスタ66は、比較値レジスタ661と、ヘッダレジスタ662と、比較アドレスレジスタ663と、データ先頭アドレスレジスタ664とを備える。

【0204】この発明の他の実施の形態と同様に、この第9の実施の形態においても、中央演算処理装置21およびメディア処理用プロセッサ32は、それぞれデータをネットワーク29に対して入出力する。

【0205】出力バッファメモリ611は、中央演算処理装置21あるいはメディア処理用プロセッサ32が、ネットワーク29へ出力するデータを、一時的に保管する記憶装置であり、その容量は、ネットワークインターフェース28がネットワーク29に1回に出力するデータ量以上である。

【0206】入力バッファメモリ612は、ネットワーク29から中央演算処理装置21あるいはメディア処理用プロセッサ32に入力するデータを、一時的に保管する記憶装置であり、その容量は、出力バッファメモリと同量である。

【0207】バッファメモリ制御装置62は、出力バッファメモリ611および入力バッファメモリ612に対する読み出しや書き込みのアドレスを生成し、図示しないアドレス信号および読み出し・書き込み信号を用いて、読み出しと書き込みの制御を行う。

【0208】入力バッファメモリ612と出力バッファメモリ611とは、中央演算処理装置21、メディア処理用プロセッサ32、ネットワークインターフェース28の3種類の相手とDMA転送を行う。

【0209】DMA制御装置63は、中央演算処理装置21と出力バッファメモリ611との間、中央演算処理装置21と入力バッファメモリ612との間、ネットワークインターフェース28と出力バッファメモリ611との間、ネットワークインターフェース28と入力バッファメモリ612との間、メディア処理用プロセッサ32と出力バッファメモリ611との間、メディア処理用プロセッサ32と入力バッファメモリ612との間の、それぞれにおけるDMAデータ転送を制御する。

【0210】比較器65は、入力バッファメモリ612に一時的に記憶されている、ネットワーク29から入力されたデータの中で、比較アドレスレジスタ663に格納されている比較アドレスに記憶されたデータと、比較値レジスタ661に記憶されているデータを比較し、その結果をDMA制御装置63に伝達する。

【0211】レジスタ66は、前述したように、比較値レジスタ661、ヘッダレジスタ662、比較アドレスレジスタ663、データ先頭アドレスレジスタ664などから構成され、中央演算処理装置21あるいはメディア処理用プロセッサ32が、図示しない装置を用いて値

(20)

37

を書き込むことができるものである。

【0212】この第9の実施の形態では、第1の実施の形態の説明において図2、図3に示したように、イーサネットヘッダのタイプフィールド41、IPヘッダの次ヘッダフィールド42およびUDPヘッダの送信元ポートフィールド43を比較するため、レジスタ66は、図示のように複数のレジスタを備えている。

【0213】以上のように構成されている第9の実施の形態において、まず、データがネットワーク29から入力する場合、つまり受信の動作について、図18のフローチャートを参照して説明する。

【0214】受信データが、ネットワーク29からネットワークインターフェース28に入力すると、ネットワークインターフェース28は、エラーチェックやアドレスの比較を行い、当該情報処理装置が受け取るべきアドレスである場合は、データ分離/多重化部56内部のDMA制御装置63に、入力バッファメモリ612への転送を要求する(ステップS51)。

【0215】この転送要求を受けたDMA制御装置63は、入力バッファメモリ612が書き込み可能かどうかを調べ(ステップS52)、書き込み可能である場合は、バッファメモリ制御装置62を用いて、入力データをネットワークインターフェース28から入力バッファメモリ612に転送する(ステップS53)。このデータ転送において、データの量は、ネットワークインターフェース28からDMA制御装置63に通知される。

【0216】ここで、データ分離/多重化部56のレジスタ66の比較値レジスタ661、ヘッダーレジスタ662、比較アドレスレジスタ663、データ先頭アドレスレジスタ664のそれぞれには、それぞれ中央演算処理装置21から、必要な値が書き込まれている。

【0217】例えば、前述の第1の実施の形態で示したように、イーサネットヘッダのタイプフィールド41、IPヘッダの次ヘッダフィールド42およびUDPヘッダの送信元ポートフィールド43を比較するため、比較アドレスレジスタ663にはそれぞれのヘッダフィールドのオフセットアドレスが書き込まれ、比較値レジスタ661には、それぞれの値が書き込まれている。

【0218】データの転送が終了すると、図19Aに示すように、バッファメモリ制御装置62に、比較アドレスレジスタ663から、前述した3つのヘッダフィールドの値が書き込まれている比較アドレスが順番に読み込まれ、それが入力バッファメモリ612のアドレスとして与えられることにより、入力バッファメモリ612内の比較アドレスで示されるデータが、比較器65に送られる(ステップS54; 図19B参照)。

【0219】これと同時に、比較値レジスタ661に書き込まれている、対応する3つの比較値データが、図19Cに示すように、順番に比較器65に送られる。そして、比較器65によって、これらの2つの入力値がそれ

38

ぞれ比較される(ステップS55)。この比較器65の比較結果(図19D参照)は、3つの値が一致あるいは不一致であり、その比較結果がDMA制御装置63に通知される。

【0220】DMA制御装置63では、比較器65からの3つの比較結果のすべてが、「一致」を示している場合に、メディア処理用プロセッサ32にデータを転送することにする。

【0221】図20は、3つの比較結果のすべてが、一致であるか否かを判定するための回路例である。すなわち、この回路は、ラッチ回路631および632と、3入力アンドゲート633とからなる。そして、比較結果は、ラッチ回路631に供給されると共に、アンドゲート633の入力端子に供給される。また、ラッチ回路631の出力(図19E参照)は、ラッチ回路632に供給されると共に、アンドゲート633の入力端子に供給される。そして、ラッチ回路632の出力(図19F参照)もアンドゲート633に供給される。ラッチ回路631および632には、クロック信号が供給される。この構成により、3つの比較結果が、すべて「一致」の状態であるか、どれかが不一致であるかの判定出力が得られる。

【0222】DMA制御装置63は、比較の結果が不一致の場合、入力バッファメモリ612に一時的に記憶されているデータを、拡張バス23を用いて中央演算処理装置21が使用するメモリ22に転送する(ステップS56)。そのため、DMA制御装置63は、ネットワークインターフェース28から入力バッファメモリ612にデータを転送したときに通知された転送データ量を保持し、メモリ22へのデータ転送にそのまま使用する。

【0223】入力バッファメモリ612からメモリ22へのデータ転送が終了し、入力バッファメモリ612が空になると、ネットワークインターフェース28からのデータ転送が再び可能になる。

【0224】次に、比較の結果が一致した場合は、入力バッファメモリ612に一時的に記憶されているデータは、メディア処理用プロセッサ32に送るデータである。DMA転送装置63は、予めデータ先頭アドレスレジスタ664に書き込まれている、入力バッファメモリ612に記憶されたデータのなかで、データ本体が始まるアドレスをバッファメモリ制御装置62に転送すると共に、ネットワークインターフェース28から入力バッファメモリ612にデータを転送したときに通知された転送データ量からデータ転送アドレスレジスタ664に書き込まれている値を減算して、メディア処理用プロセッサ32に対する転送データ量を求める(ステップS57)。

【0225】その後、DMA転送装置63は、入力バッファメモリ612のデータ先頭アドレスからメディア処理用プロセッサ32に対して先ほど求めたデータ量だけ

(21)

39

データを転送する（ステップS58）。

【0226】メディア処理用プロセッサ32は、データを受け取ると、さらに内容を検査し、その結果から適切な方法でデータの処理を行う。

【0227】次に、データをネットワーク29に出力する場合の動作について、図2.1のフローチャートを参照しながら説明する。

【0228】まず、中央演算処理装置21が、メモリ22内にあるデータをネットワーク29に出力する場合、中央演算処理装置21は、データ分離/多重化部56内部のDMA制御装置63に対し、転送要求を行う。

【0229】DMA制御装置63は、出力バッファメモリ611の状態およびメディア処理用プロセッサ32からの書き込み要求の有無を調査し（ステップS61）、出力バッファメモリ611が書き込み可能で、メディア処理用プロセッサ32からの出力要求がない場合は、中央演算処理装置21に対して書き込みの許可を与える。その後、実際に出力バッファメモリ611にデータが書き込まれる（ステップS62、ステップS63）。

【0230】出力バッファメモリ611への書き込みが終了すると、DMA制御装置63は、直ちにネットワークインターフェース28に対し書き込みの要求を行い、出力バッファメモリ611のデータを転送する（ステップS67）。これを受けたネットワークインターフェース28は、書き込まれたデータをネットワーク29に出力する。

【0231】次に、メディア処理用プロセッサ32が、ネットワーク29にデータを出力する場合、メディア処理用プロセッサ32において、ネットワーク29に出力できるだけの量のデータを処理したならば、データ分離/多重化部56内部のDMA制御装置63に対して書き込みの要求を行う（ステップS61）。

【0232】DMA制御装置63は、出力バッファメモリ611の状態を調査し、出力バッファメモリ611が書き込み可能であれば、メディア処理用プロセッサ32に対して書き込みの許可を与える。このとき、中央演算処理装置21からの書き込み要求があってもメディア処理用プロセッサ32からの要求を優先する（ステップS62）。

【0233】その後、DMA制御装置63により実際に出力バッファメモリ611にデータが書き込まれるのであるが、メディア処理用プロセッサ32から転送されてくるデータをネットワーク29に出力するためには、ネットワークプロトコルに応じたヘッダ情報をデータの前に付加する必要がある。そのため、レジスタ66のヘッダレジスタ662には、各プロトコルに応じたヘッダデータが予め書き込まれ、また、データ先頭アドレスレジスタ664には実データの先頭のアドレス、つまりヘッダデータの大きさが予め書き込まれている。このレジスタの値により、先頭アドレスが設定される（ステップS

40

64)

そして、図2.2に示すように、出力バッファメモリ611には、まず、先頭アドレスからデータ先頭アドレスレジスタ664に書き込まれたアドレスの一つ前のアドレスまでには、ネットワークプロトコルに応じたヘッダレジスタ662の値が転送され、次に、データ先頭アドレスレジスタ664に書き込まれたアドレス以降は、メディア処理用プロセッサ32から転送されるデータが書き込まれる。その結果、出力バッファメモリ611のデータは、ネットワーク29に出力できる形式となり、DMA制御装置63によりネットワークインターフェース28に転送され（ステップS65）、後述するヘッダ部の補完を行った後（ステップS66）、ネットワーク29に出力される（ステップS67）。

【0234】ヘッダの補完について説明する。ネットワーク29にイーサネットを使用した場合は、ヘッダデータの内部には、図2などに示されているように、イーサネットヘッダ部分に送信側と受信側のイーサネットアドレスを明記する必要がある。送信側、すなわち、この実施の形態で示す情報処理装置のイーサネットアドレスは、ネットワークインターフェース28内部に書き込まれており、その値は一定であるから問題ない。しかし、受信側のイーサネットアドレスは必ずしも明らかではない。

【0235】通信プロトコルとしてIPを用いる場合は、通信相手のIPアドレスからイーサネットアドレスを得るためにARP（Address Resolution Protocol）を用いて調査する。中央演算処理装置21からネットワーク29にデータを出力する場合は、中央演算処理装置21で動作するソフトウェアによりイーサネットアドレスを得るが、メディア処理用プロセッサ32からネットワーク29にデータを出力する場合は、ARPソフトウェアを使用することはできない。

【0236】しかし、一般的に動画像や音声などを出力する場合、あるセッションの途中で通信相手が動的に変化することはない。そこで、動画像データや音声データの最初の出力時に中央演算処理装置21が通信先にARプリクエストを行い、その結果をレジスタ66のヘッダレジスタ662に書き込むことで、通信の相手を確定することができる。

【0237】

【発明の効果】以上述べたように、この発明によれば、従来の情報処理端末では、ネットワークから受信した映像データや音声データをリアルタイムにプリンターやディスプレイ等のイメージ出力装置やスピーカに出力する場合や、ビデオカメラ等のイメージ入力装置やマイクロホンからの入力データをネットワークに出力する場合に、ネットワークに比べて拡張バスのデータ転送速度が遅いためにすべての送受信データの処理が不可能になっ

(22)

41

ていた問題点を、拡張バスを変更することなく容易に解決することが可能となる。

【図面の簡単な説明】

【図1】この発明による情報処理装置の第1の実施の形態の構成例を示すブロック図である。

【図2】第1の実施の形態において、記憶装置に保存する必要のあるパケットのフォーマットの一例を示す図である。

【図3】第1の実施の形態において、記憶装置に保存する必要のないパケットのフォーマットの一例を示す図である。

【図4】RTPメッセージのフォーマットを示す図である。

【図5】第1の実施の形態において、ネットワークからデータを受け取る動作を説明するフローチャートである。

【図6】この発明による情報処理装置の第2の実施の形態の構成例を示すブロック図である。

【図7】第2の実施の形態において、ネットワークからデータを受け取る動作を説明するフローチャートである。

【図8】この発明による情報処理装置の第3の実施の形態の構成例を示すブロック図である。

【図9】第3の実施の形態において、ネットワークにデータを送出する動作を説明するフローチャートである。

【図10】この発明による情報処理装置の第4の実施の形態の構成例を示すブロック図である。

【図11】この発明による情報処理装置の第5の実施の形態の構成例を示すブロック図である。

【図12】この発明による情報処理装置の第6の実施の形態の構成例を示すブロック図である。

【図13】第6の実施の形態の時分割多重化方式を説明するための図である。

【図14】この発明による情報処理装置の第7の実施の形態における送信側の構成例を示すブロック図である。

【図15】この発明による情報処理装置の第7の実施の形態における受信側の構成例を示すブロック図である。

【図16】この発明による情報処理装置の第8の実施の形態の構成例を示すブロック図である。

【図17】この発明による情報処理装置の第9の実施の形態の構成例を示すブロック図である。

【図18】第9の実施の形態において、ネットワークからデータを受け取る動作を説明するフローチャートである。

【図19】第9の実施の形態の動作説明に用いるタイミングチャートである。

【図20】第9の実施の形態の一部ブロックの構成例を説明するためのブロック図である。

【図21】第9の実施の形態において、ネットワークにデータを送出する動作を説明するフローチャートであ

42

る。

【図22】第9の実施の形態の動作説明に用いる図である。

【図23】従来の情報処理端末用PCの構成を示す図である。

【図24】従来の映像符号化・復号化装置を適用した情報処理端末用PCの構成を示す図である。

【図25】従来の音声及びビデオ用符号化・復号化装置を適用した情報処理端末用PCの構成を示す図である。

【図26】マルチキャストによる送受信を説明する図である。

【図27】従来の拡張バスを複数持つ構成を示す図である。

【図28】従来のネットワークインターフェースを複数持つ情報処理端末用PCの構成を示す図である。

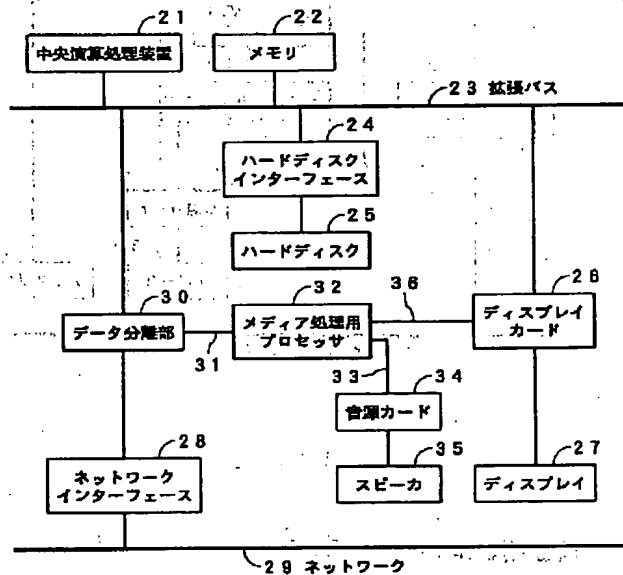
【符号の説明】

- 21 中央演算処理装置
- 22 メモリ
- 23 拡張バス
- 24 ハードディスクインターフェース
- 25 ハードディスク
- 26 ディスプレイカード
- 27 ディスプレイ
- 28 ネットワークインターフェース
- 29 ネットワーク
- 30 データ分離部
- 31 リアルタイムデータ用バス
- 32 メディア処理用プロセッサ
- 32A, 32B, 32C メディア処理用プロセッサ
- 33 音声出力バス
- 34 音源カード
- 35 スピーカ
- 36 ビデオ出力バス
- 50 データ多重化部
- 51 ビデオキャプチャカード
- 52 ビデオカメラ
- 53 ビデオ入力バス
- 54 マイクロホン
- 55 音声入力バス
- 56 データ分離／多重化部
- 504 制御回路
- 280 電気光変換部
- 281 光合波回路
- 282 光電気変換部
- 283 光分波回路
- 505 時分割分離／多重化回路
- 515, 516 変調器
- 284, 287 フィルタ
- 285 周波数結合回路
- 286 増幅器

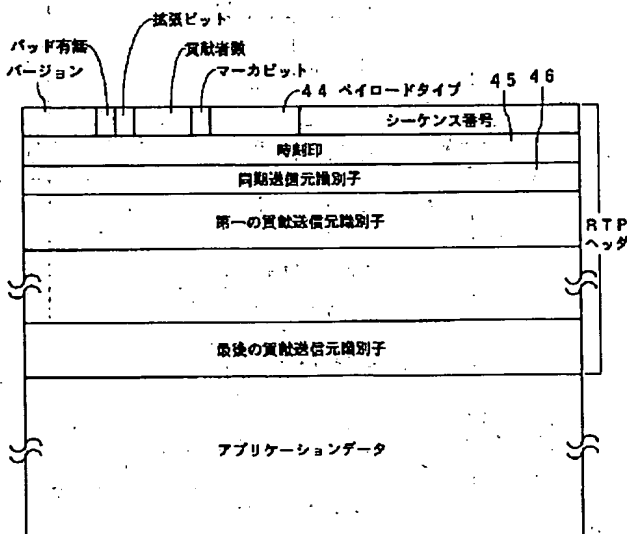
(23)

- 305, 306 復調器
 288 周波数分離回路
 304, 514 スイッチ
 61 バッファメモリ
 62 バッファメモリ制御装置
 63 DMA制御装置
 64 調停装置
 101 中央演算装置と調停装置間の書き込み要求及び許可信号ライン
 102 メディア処理用プロセッサと調停装置間の音声データ書き込み要求および許可信号ライン
 103 メディア処理用プロセッサと調停装置間の動画

【図1】



【図4】

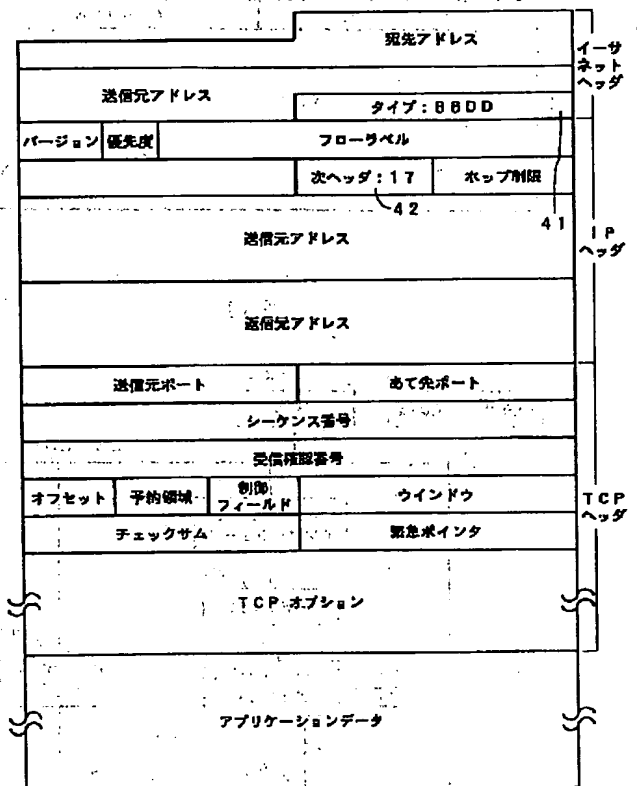


44

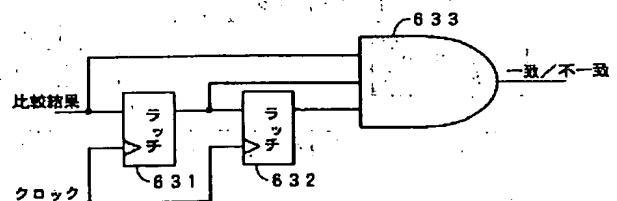
像データ書き込み要求および許可信号ライン

- 611 出力バッファメモリ
 612 入力バッファメモリ
 65 比較器
 66 レジスタ
 631 ラッチ回路
 632 ラッチ回路
 633 3入力アンドゲート
 661 比較値レジスタ
 662 ヘッダーレジスタ
 663 比較アドレスレジスタ
 664 データ先頭アドレスレジスタ

【図2】

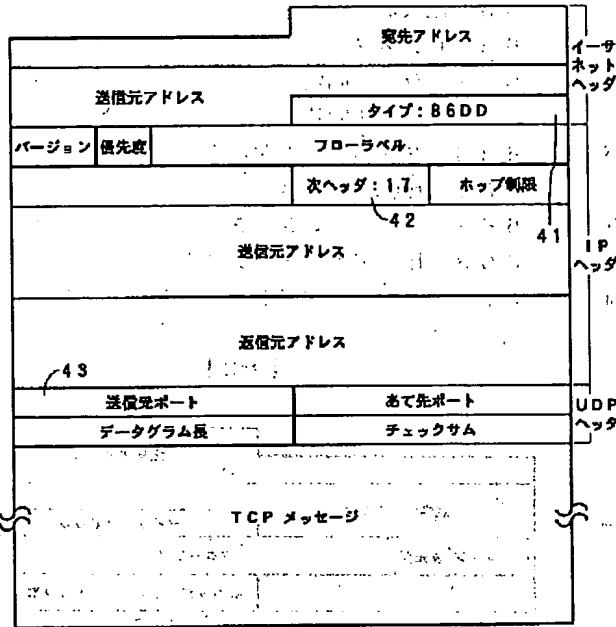


【図20】

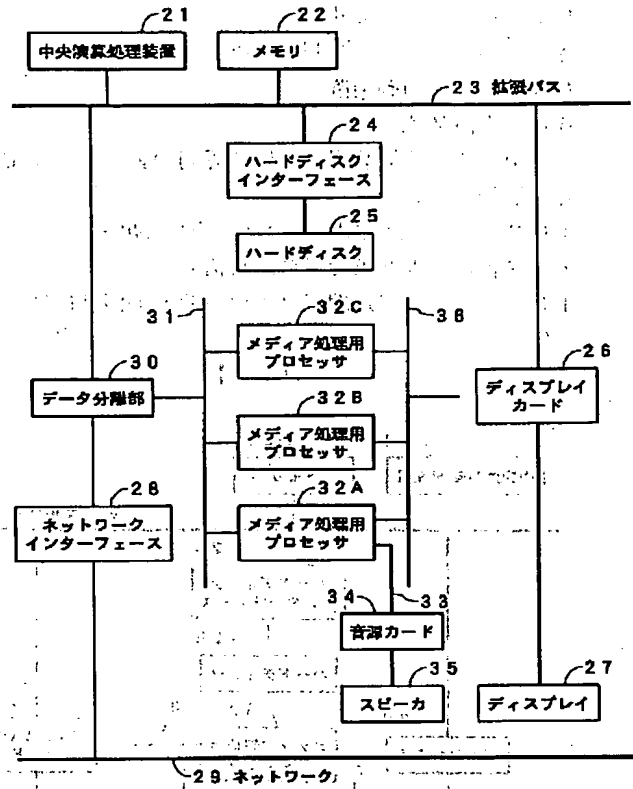


(24)

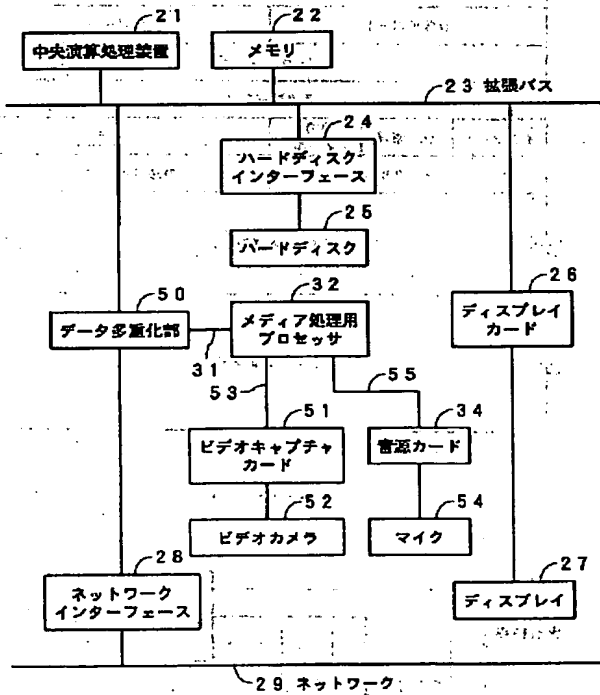
【図3】



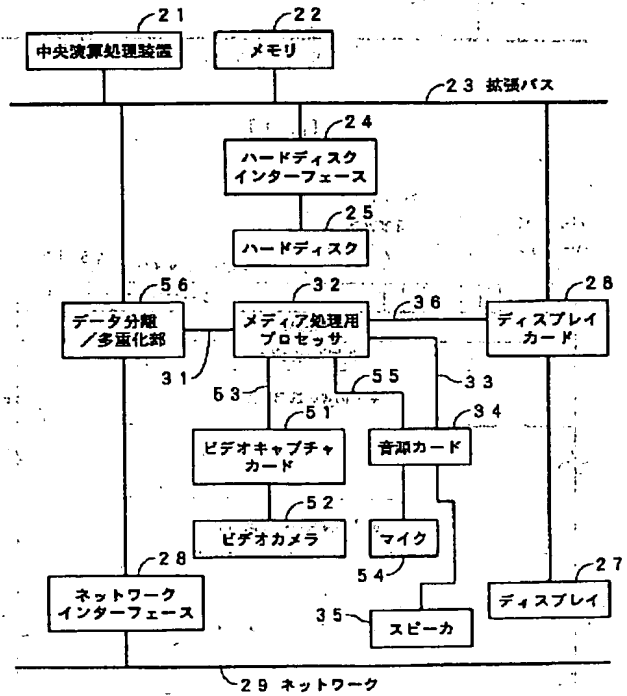
【図6】



【図8】

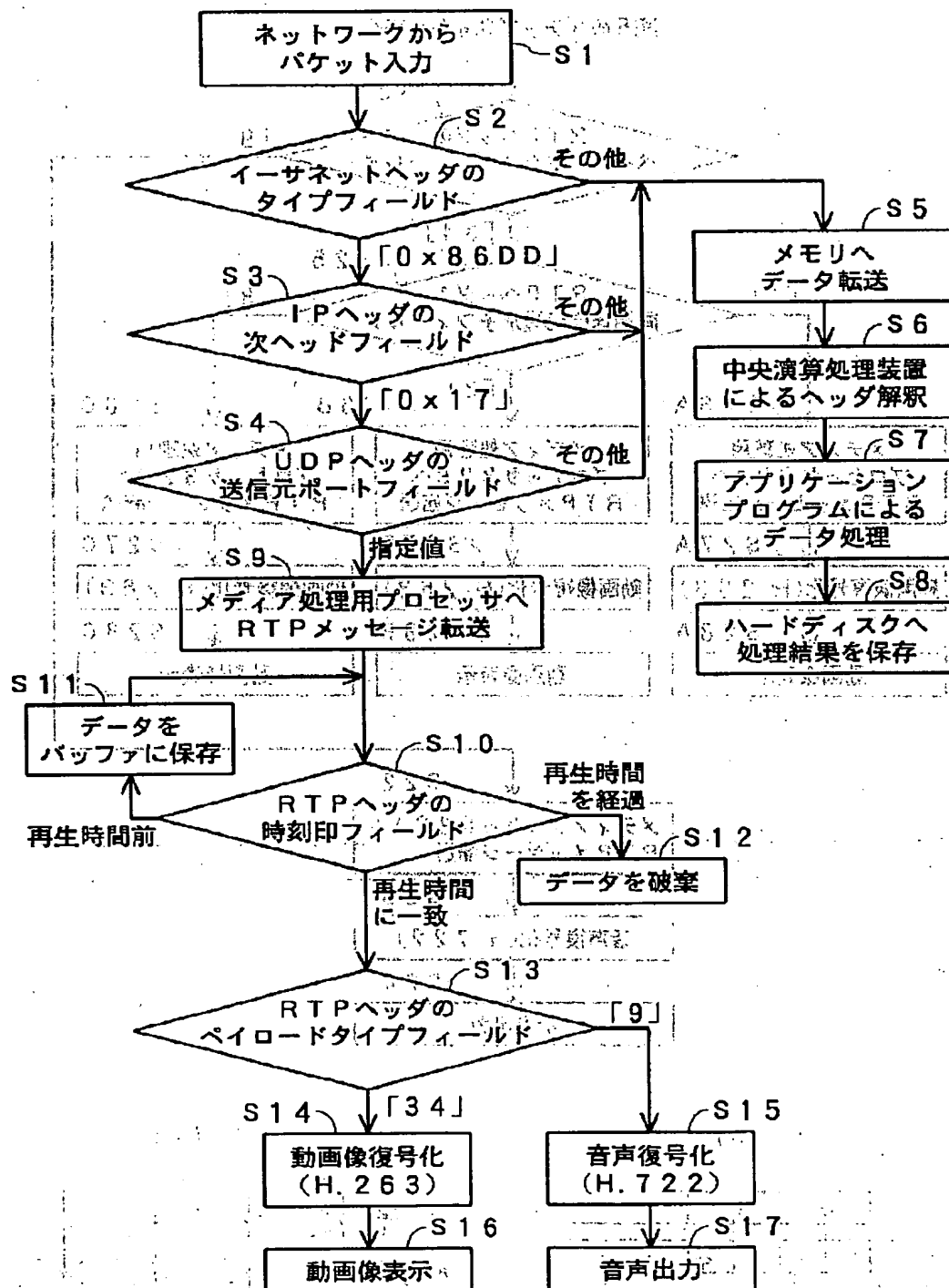


【図10】



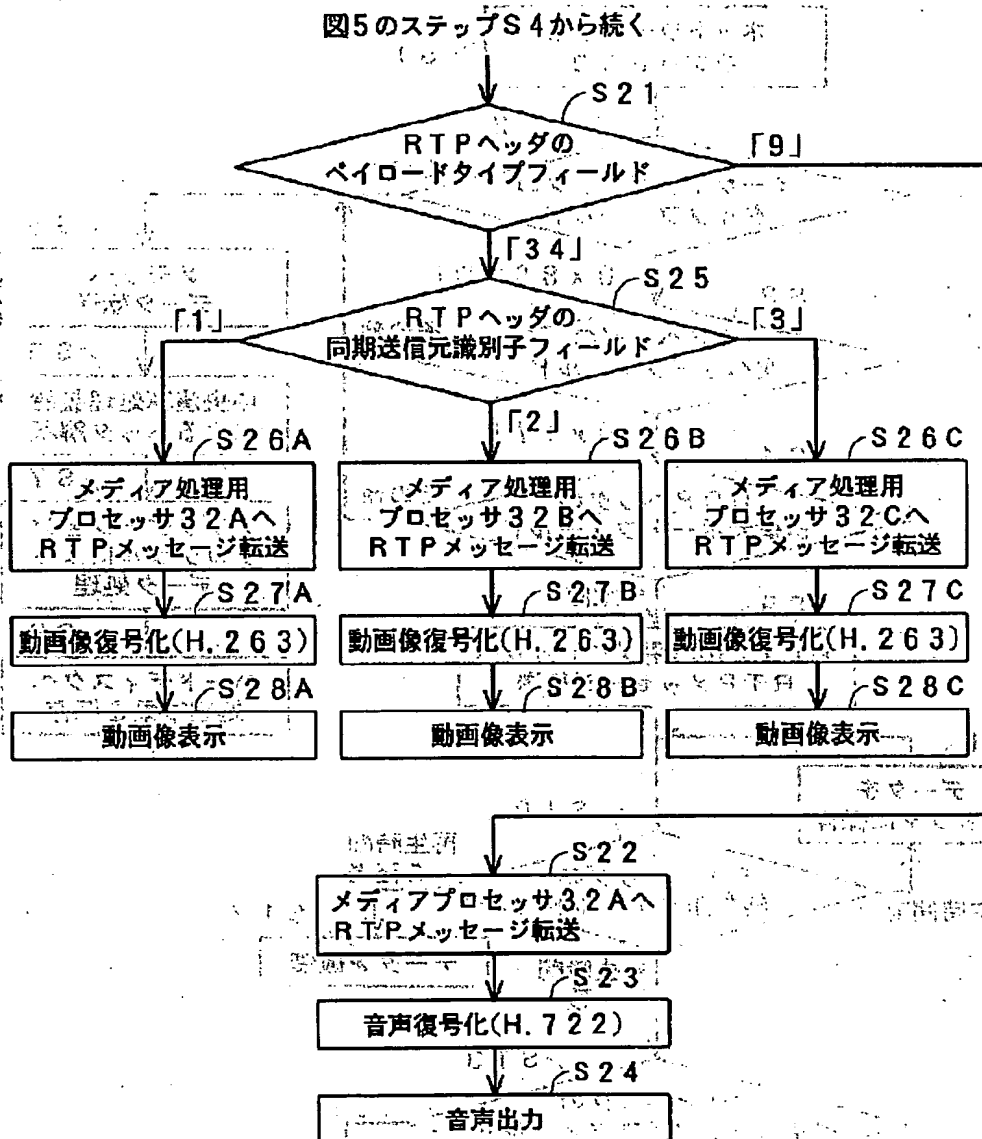
(25)

【図5】

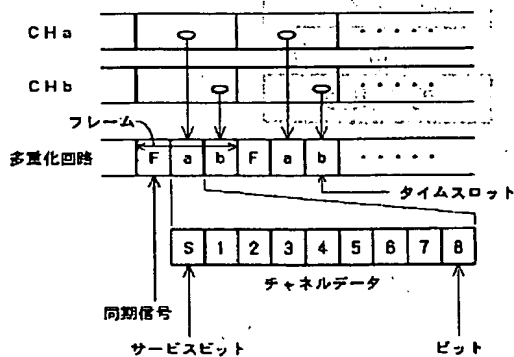


(26)

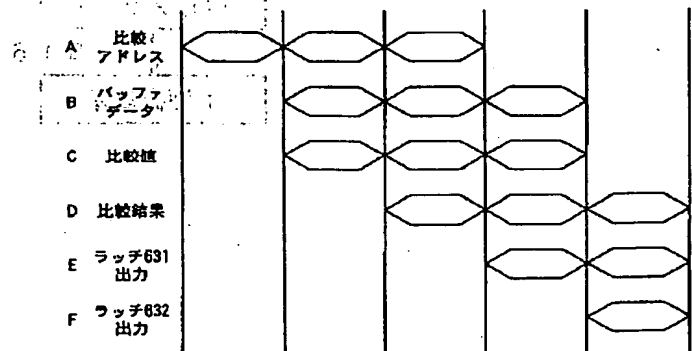
【図7】



【図13】

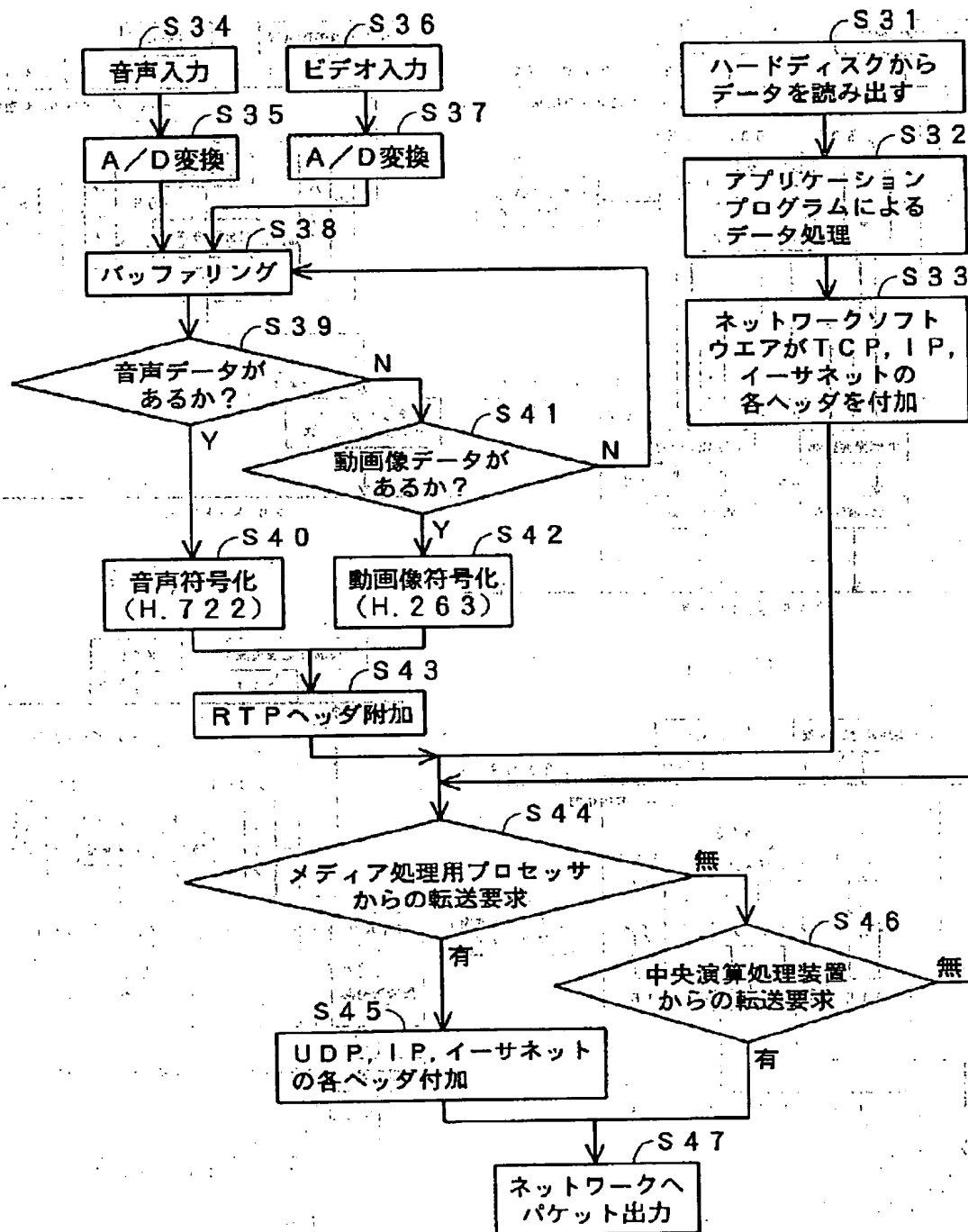


【図19】



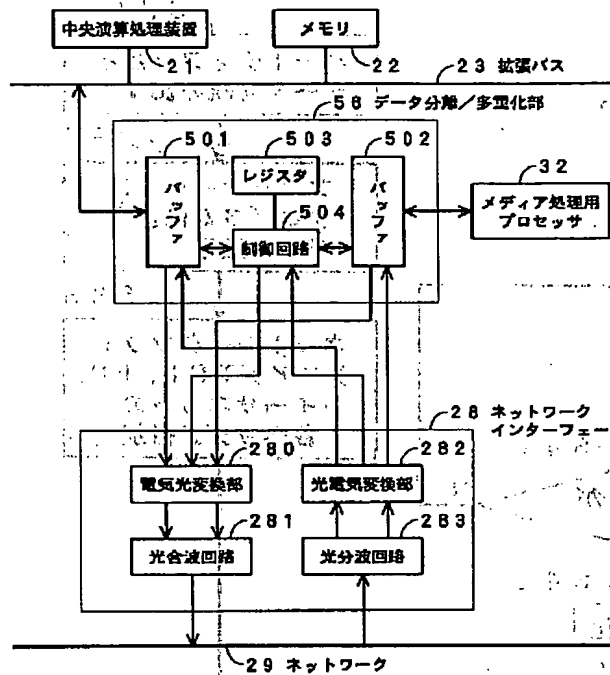
(27)

【図9】

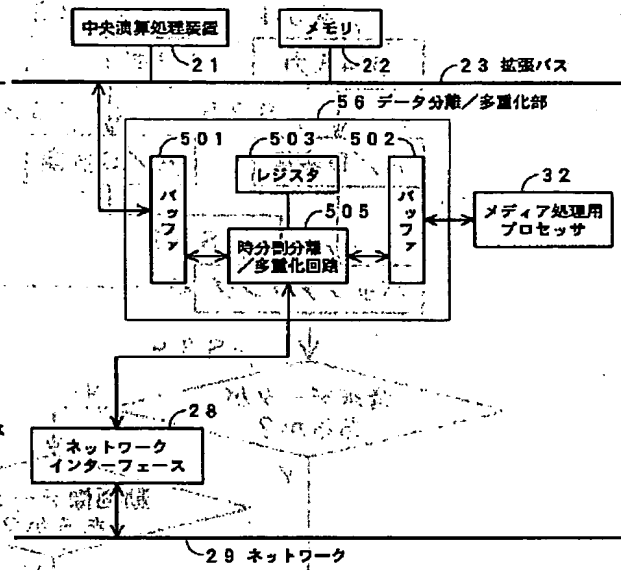


(28)

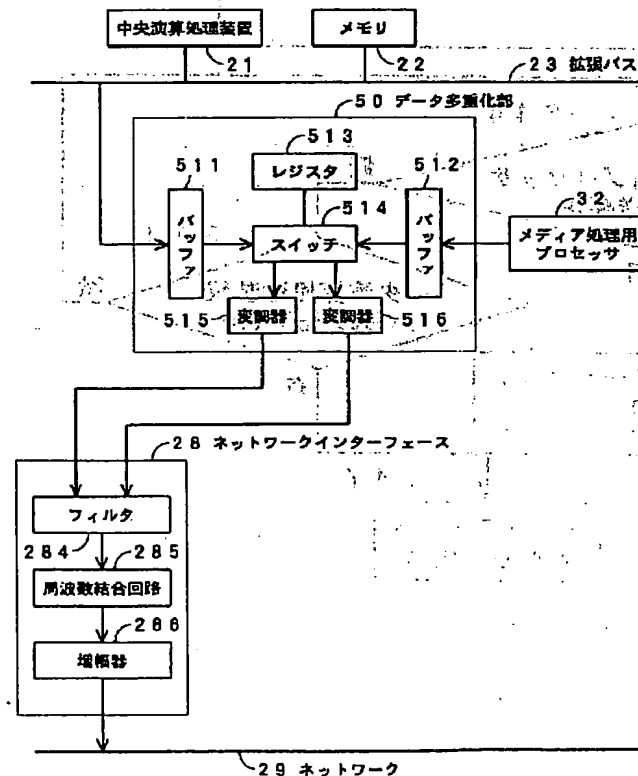
【図11】



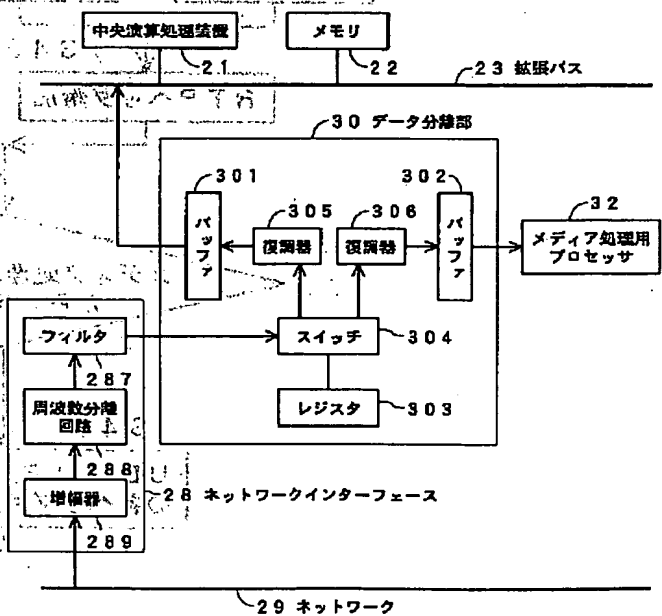
【図12】



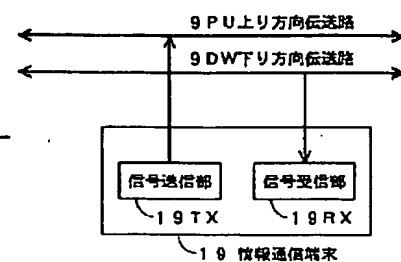
【図14】



【図15】

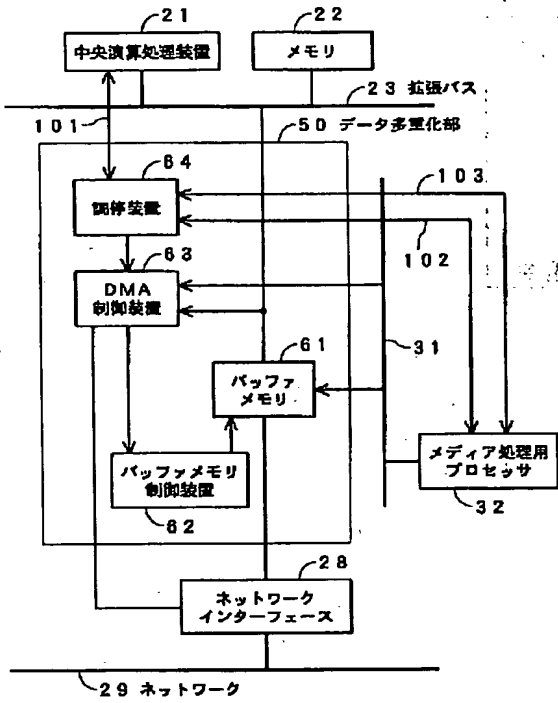


【図27】

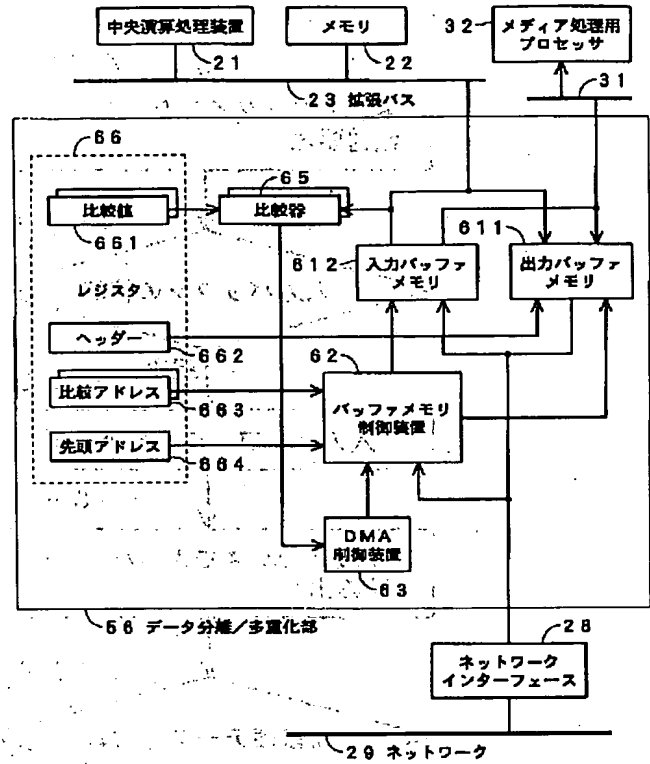


(29)

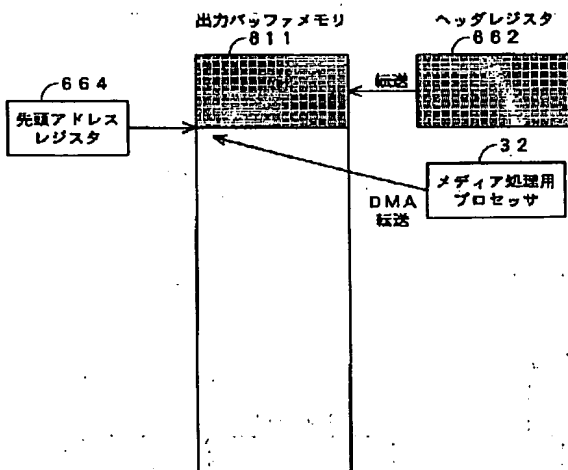
【図16】



【図17】

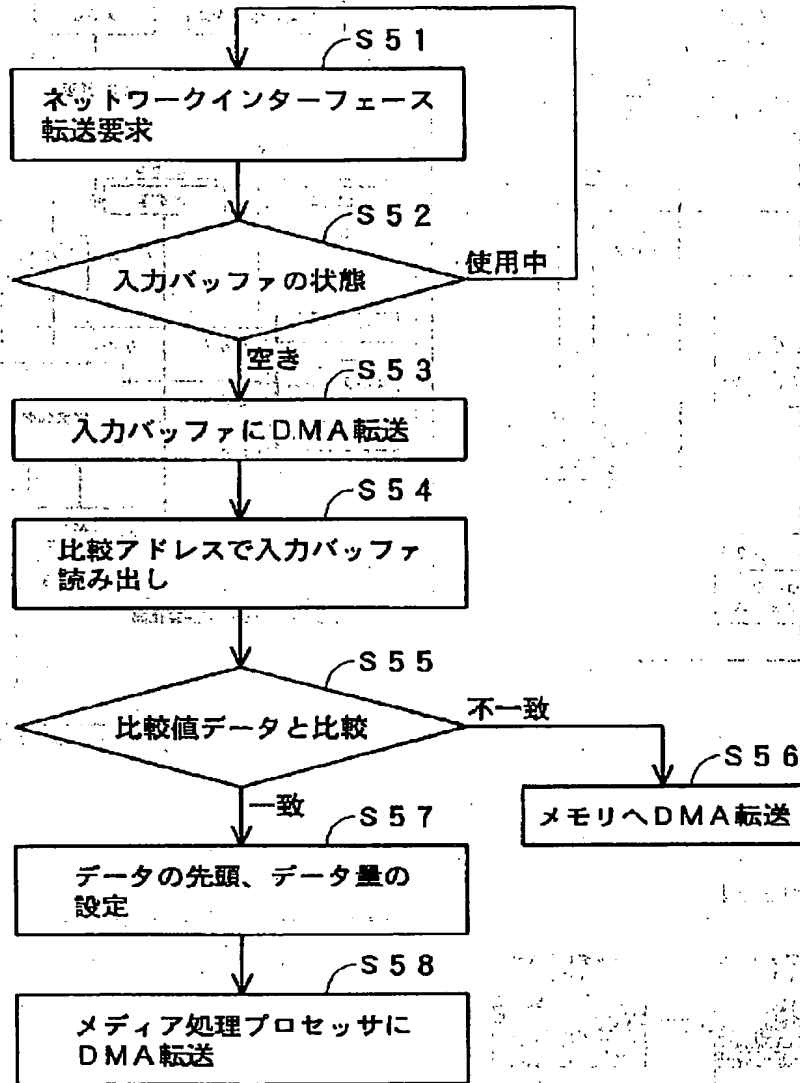


【図22】

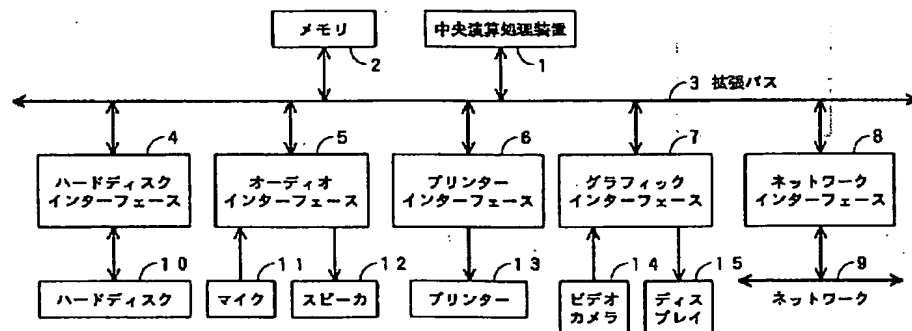


(30)

【図18】

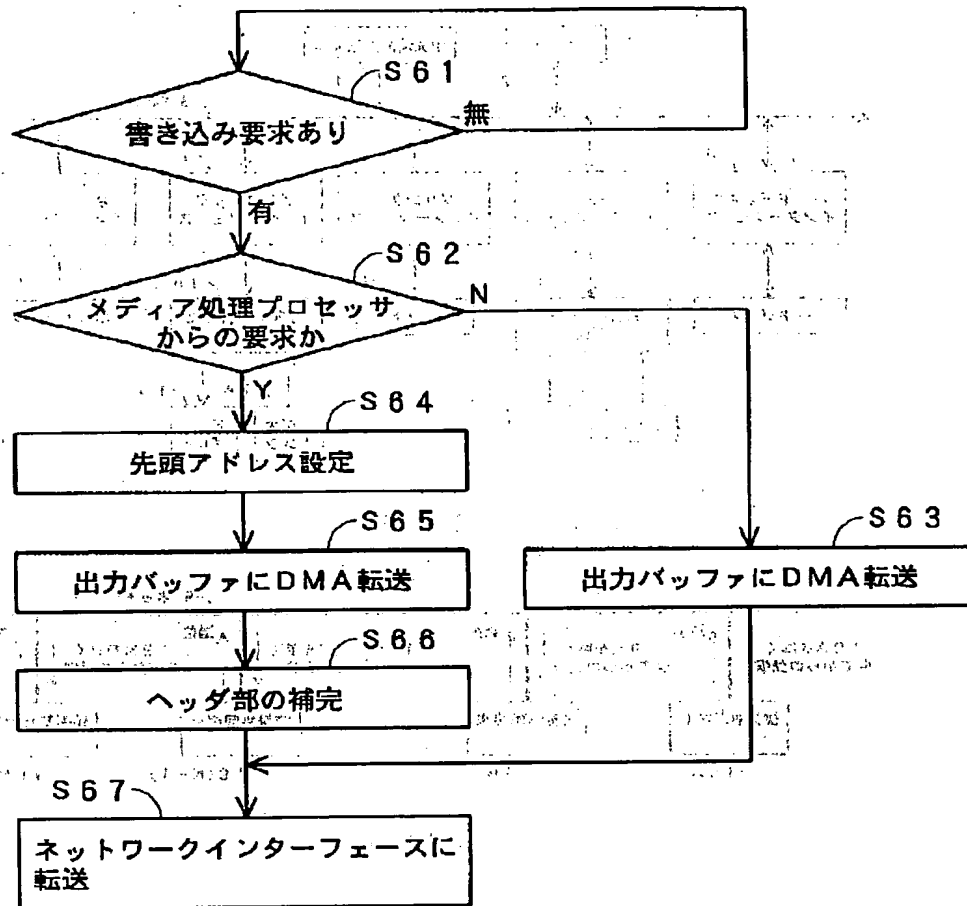


【図23】

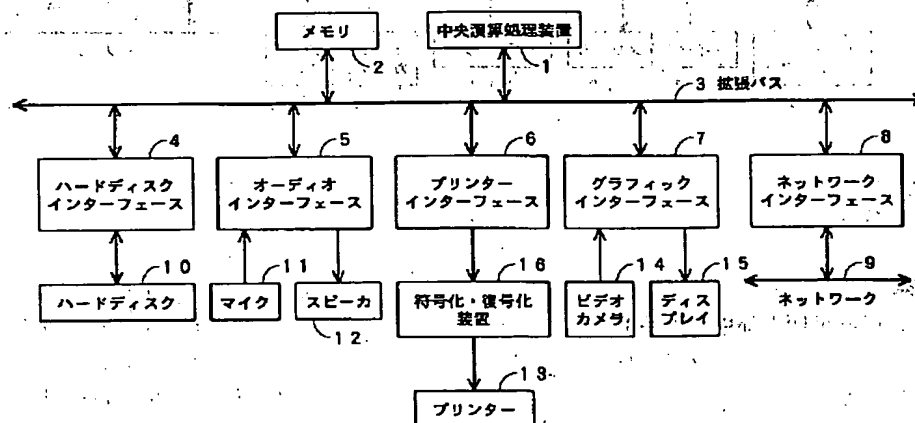


(31)

【図21】

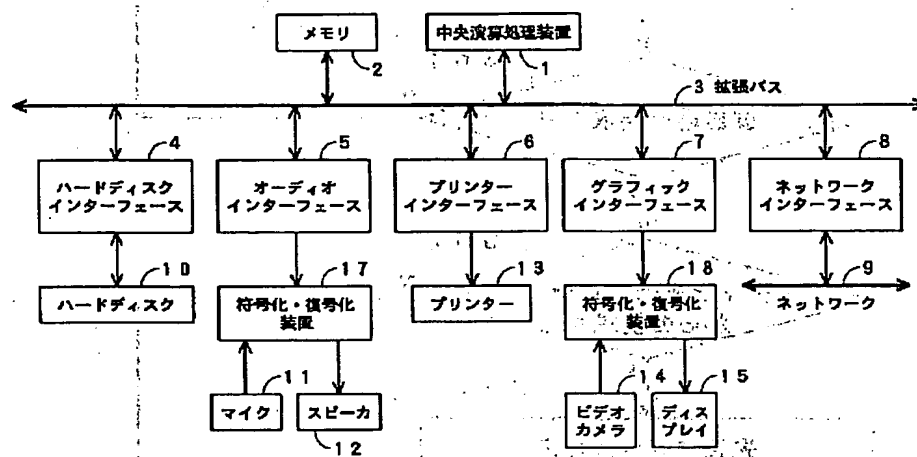


【図24】

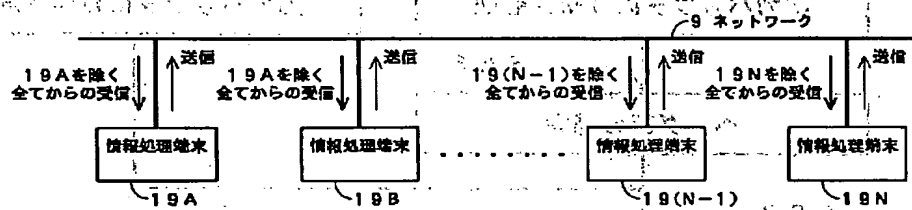


(32)

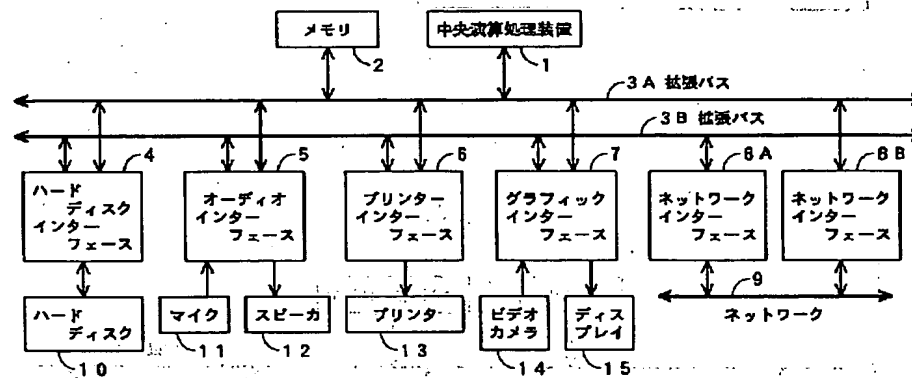
【図25】



【図26】



【図28】



フロントページの続き

(72)発明者 加藤 典司
 神奈川県足柄上郡中井町境430 グリーン
 テクなかい富士ゼロックス株式会社内

(72)発明者 北村 淳
 神奈川県足柄上郡中井町境430 グリーン
 テクなかい富士ゼロックス株式会社内

(72)発明者 橋本 栄利
 神奈川県足柄上郡中井町境430 グリーン
 テクなかい富士ゼロックス株式会社内

Fターム(参考) 5K032 AA02 BA15 CA19 DB15 DB20
 DB22 DB25